

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-336154

(43)Date of publication of application : 18.12.1998

(51)Int.Cl.

H04J 14/08
G01J 11/00
G02F 1/01

(21)Application number : 09-214215

(71)Applicant : MITSUBISHI ELECTRIC CORP
KOKUSAI DENSIN DENWA CO LTD
<KDD>

(22)Date of filing : 08.08.1997

(72)Inventor : SHIMIZU KATSUHIRO
MIZUOCHI TAKASHI
KOMIYA TAKESHI
MATSUSHITA KIYAMU
KITAYAMA TADAYOSHI
SUZUKI MASATOSHI
TAGA HIDENORI
YAMAMOTO SHU
EDAKAWA NOBORU
MORITA ITSURO

(30)Priority

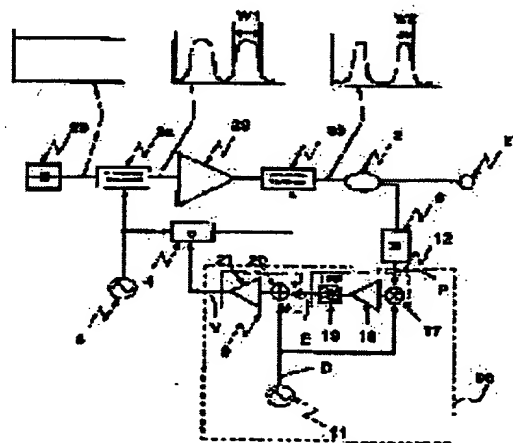
Priority number : 09 80069 Priority date : 31.03.1997 Priority country : JP

(54) LIGHT PULSE POSITION DETECTOR CIRCUIT, LIGHT PULSE GENERATOR AND THEIR METHODS

(57)Abstract:

PROBLEM TO BE SOLVED: To output a light pulse having a short width.

SOLUTION: This circuit is provided with a light source 26 which outputs an optical signal, an oscillator 5 that outputs an electric clock signal, a 1st optical modulator 3a which performs intensity modulation of the optical signal with an electric clock signal, a phase shifter 4 that shifts the phase of an electric clock signal, a 2nd optical modulator 3b which performs intensity modulation of an optical signal from the 1st optical modulator with the electric clock signal that undergoes phase shifting, an optical demultiplexer 2 which branches an output of the modulator 3b, a photodetector 8 which converts a demultiplexed optical signal into an electric signal, a dither signal generator circuit 11 that outputs a dither signal, a phase comparator 12 that performs synchronous detection of an output of the photodetector and the dither signal, and a phase shifter control circuit 9 which controls a phase shift amount of the phase shifter. The phase shifter control circuit receives a dither signal and an output of the



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-336154

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.⁸

識別記号

F I

H 0 4 J 14/08

H 0 4 B 9/00

D

G 0 1 J 11/00

G 0 1 J 11/00

G 0 2 F 1/01

G 0 2 F 1/01

B

審査請求 未請求 請求項の数28 O L (全 38 頁)

(21) 出願番号 特願平9-214215

(22) 出願日 平成9年(1997)8月8日

(31) 優先権主張番号 特願平9-80069

(32) 優先日 平9(1997)3月31日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71) 出願人 000001214

国際電信電話株式会社

東京都新宿区西新宿2丁目3番2号

(72) 発明者 清水 克宏

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 水落 隆司

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 弁理士 宮田 金雄 (外2名)

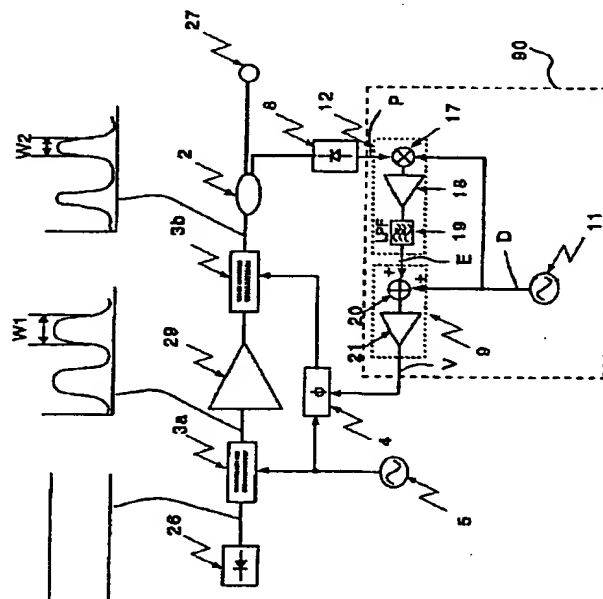
最終頁に続く

(54) 【発明の名称】 光パルス位置検出回路及び光パルス発生装置及びそれらの方法

(57) 【要約】

【課題】 パルス幅が短い光パルスを出力する。

【解決手段】 光信号を出力する光源26と、電気的クロック信号を出力する発振器5と、前記光信号を電気的クロック信号で強度変調する第1の光変調器3aと、電気的クロック信号の位相をシフトする位相シフタ4と、第1の光変調器からの光信号を前記位相シフトされた電気的クロック信号で強度変調する第2の光変調器3bと、第2の光変調器の出力を分岐する光分波器2と、分波された光信号を電気信号に変換する光検出器8と、ディザ信号を出力するディザ信号発生回路11と、前記光検出器の出力と前記ディザ信号とを同期検波する位相比較器12と、前記位相シフタの位相シフト量を制御する位相シフタ制御回路9とを備え、位相シフタ制御回路は、ディザ信号と位相比較器の出力を入力とし、光検出器の出力が最大となるように、位相シフタを制御する。



1

【 特許請求の範囲】

【請求項1】 所定の繰り返し周期を持つ光パルス列を入力する光パルス列入力端子と、
前記光パルス列の繰り返し周期と同一周波数の電氣的クロック信号を出力する発振器と、
前記発振器から出力された電氣的クロック信号を入力して、電氣的クロック信号の位相をシフトして出力する位相シフトと、
前記位相シフトから出力された電氣的クロック信号を入力するとともに、前記光パルス列入力端子から入力される光パルス列を入力して電氣的クロック信号に基づいて光パルス列を変調して光信号を出力する光変調器と、
前記光変調器から出力された光信号を電氣信号に変換して出力する光検出器と、
前記光検出器の出力を入力し、光検出器の出力が最大となるように前記位相シフトの位相シフト量を制御する位相制御回路と、
前記位相シフトの位相シフト量を出力する位相シフト量出力端子とを備えたことを特徴とする光パルス位置検出回路。

【請求項2】 前記位相制御回路は、
ディザ信号を出力するディザ信号発生回路と、
前記光検出器の出力と前記ディザ信号発生回路から出力されるディザ信号とを入力し同期検波して誤差信号を出力する位相比較器と、
ディザ信号発生回路から出力されるディザ信号と位相比較器から出力される誤差信号とを入力して重畳させ、前記位相シフトの位相シフト量を制御する制御信号を出力する位相シフト制御回路とを有することを特徴とする請求項1記載の光パルス位置検出回路。

【請求項3】 前記光パルス位置検出回路は、更に、
前記発振器から出力された電氣的クロック信号によって駆動される光パルス列発生光源と、
前記光パルス列発生光源と前記光パルス列入力端子と間に接続される伝送路とを備え、
前記発振器は、2種類以上の周波数を出力する手段を有し、

前記位相シフト量出力端子から出力される位相シフト量を入力して、前記発振器から出力される電氣的クロック信号の周波数に基づいて前記伝送路を光パルスが伝搬する時間を検出する伝搬時間検出回路を有することを特徴とする請求項1ないし請求項2のいずれかに記載の光パルス位置検出回路。

【請求項4】 前記光変調器は、半導体電界吸収型光変調器を使用したことを特徴とする請求項1ないし請求項3のいずれかに記載の光パルス位置検出回路。

【請求項5】 所定波長の光信号を出力する光源と、
所定の周波数の電氣的クロック信号を出力する発振器と、

前記発振器に接続され、前記光信号を電氣的クロック信

2

号で強度変調して出力する第1の光変調器と、
第1の光変調器から出力される光信号を電氣的クロック信号で強度変調して出力する第2の光変調器と、
第2の光変調器に入力される光信号と第2の光変調器から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波器と、
前記光分波器によって分波された光信号を電氣信号に変換する光検出器と、光信号の位相を変更する位相変更部と、

前記光検出器の出力を入力し、光検出器の出力が最大となるように、前記位相変更部の位相変更量を制御する制御回路とを備えたことを特徴とする光パルス発生装置。

【請求項6】 前記制御回路は、
ディザ信号を出力するディザ信号発生回路と、
前記光検出器の出力と前記ディザ信号発生回路から出力されるディザ信号とを入力して同期検波して誤差信号を出力する位相比較器と、
ディザ信号発生回路から出力されるディザ信号と位相比較器から出力される誤差信号とを入力して重畳させ、前記位相変更部の位相変更量を制御する制御信号を出力する回路とを有することを特徴とする請求項5記載の光パルス発生装置。

【請求項7】 前記位相変更部は、
前記第1の光変調器と第2の光変調器のいずれか一方に対して、前記発振器から出力された電氣的クロック信号の位相をシフトして出力する位相シフトを備え、
前記制御回路は、
前記位相シフトの位相シフト量を制御する位相シフト制御回路を備えたことを特徴とする請求項5又は請求項6記載の光パルス発生装置。

【請求項8】 前記位相変更部は、
第1の光変調器から出力された光信号を遅延させて第2の光変調器に出力する光遅延器を備え、
前記制御回路は、
前記光遅延器の遅延量を制御する遅延制御回路とを備えたことを特徴とする請求項5又は請求項6記載の光パルス発生装置。

【請求項9】 前記位相変更部は、
前記第1の光変調器と第2の光変調器のいずれか一方に対して、前記発振器から出力された電氣的クロック信号の位相をシフトして出力する位相シフトと、
第1の光変調器から出力された光信号を遅延させて第2の光変調器に出力する光遅延器とを備え、
上記制御回路は、前記光遅延器の遅延量を制御する遅延制御回路を有し、
上記位相シフトは、ディザ信号を入力し、前記発振器から出力された電氣的クロック信号の位相をシフトすることを特徴とする請求項5記載の光パルス発生装置。

【請求項10】 上記第1と第2の光変調器を1つの光変調器で構成し、

50

3

前記光源は、第1の偏波状態の光信号を出力し、
前記光パルス発生装置は、更に、
光源と光変調器との間に接続された第1の偏波合分波器と、
光変調器と光遅延器の間に接続された第2の偏波合分波器と、
前記光遅延器から出力された光信号を入力して光信号の偏波状態を変換して第2の偏波合分波器へ出力する偏波状態変換器とを有し、
前記光分波器は、第2の偏波合分波器と光変調器と第1の偏波合分波器を経由して、第1の偏波合分波器から出力される偏波状態を変換された光信号の一部を出力し、一部を分岐することを特徴とする請求項8記載の光パルス発生装置。

【請求項11】 前記光パルス発生装置は、光源として、
第1の波長の光信号を出力する第1の光源と、
第2の波長の光信号を出力する第2の光源とを有し、
第1の光源と第2の光源とに対応して第1と第3の光変調器を有し、
第1と第3の光変調器から出力された光信号を合波して第2の光変調器に出力する光合波器とを備えたことを特徴とする請求項5記載の光パルス発生装置。

【請求項12】 上記光パルス発生装置は、装置内温度を検出する温度検出回路と、基準電圧発生器と、
前記温度検出回路の出力信号と前記基準電圧発生器の出力信号とを入力して位相変更量を補償する補償信号を生成し、前記制御回路へ出力する温度ドリフト検出回路とを備えることを特徴とする請求項5ないし請求項10のいずれかに記載の光パルス発生装置。

【請求項13】 上記光パルス発生装置は、前記光源から出力される光信号の波長を検出する波長検出回路と、基準電圧発生器と、
前記波長検出回路の出力信号と前記基準電圧発生器の出力信号とを入力して位相変更量を補償する補償信号を生成し、前記制御回路へ出力する波長ドリフト検出回路とを備えることを特徴とする請求項5ないし請求項10のいずれかに記載の光パルス発生装置。

【請求項14】 前記光変調器は、半導体電界吸収型光変調器を使用したことを特徴とする請求項5ないし請求項13のいずれかに記載の光パルス発生装置。

【請求項15】 前記第2の光変調器と、前記位相変更部と、前記光検出器と、前記制御回路とを複数セット平行に備え、前記第1の光変調器から出力された光信号を分岐させて平行に処理することを特徴とする請求項5記載の光パルス発生装置。

4

【請求項16】 前記第2の光変調器と、前記位相変更部と、前記光検出器と、前記制御回路とを複数セットシリアルに備え、前記第1の光変調器から出力された光信号を順にシリアルに処理することを特徴とする請求項5記載の光パルス発生装置。

【請求項17】 所定の繰り返し周期を持つ光パルス列を入力する光パルス列入力工程と、
前記光パルス列の繰り返し周期と同一周波数の電氣的クロック信号を出力する発振工程と、
前記発振器から出力された電氣的クロック信号を入力して、電氣的クロック信号の位相をシフトして出力する位相シフト工程と、
前記位相シフト工程から出力された電氣的クロック信号を入力するとともに、前記光パルス列入力工程から入力される光パルス列を入力して電氣的クロック信号に基づいて光パルス列を変調して光信号を出力する光変調工程と、
前記光変調工程から出力された光信号を電気信号に変換して出力する光検出工程と、
前記光検出工程の出力を入力し、光検出工程の出力が最大となるように前記位相シフト工程の位相シフト量を制御する位相制御工程と、
前記位相シフト工程の位相シフト量を出力する位相シフト量出力工程とを備えたことを特徴とする光パルス位置検出方法。

【請求項18】 前記位相制御工程は、ディザ信号を出力するディザ信号発生工程と、前記光検出工程の出力と前記ディザ信号発生工程から出力されるディザ信号とを入力して同期検波して誤差信号を出力する位相比較工程と、
ディザ信号発生工程から出力されるディザ信号と位相比較工程から出力される誤差信号とを入力して重畳させ、前記位相シフト工程の位相シフト量を制御する制御信号を出力する位相シフト制御工程とを有することを特徴とする請求項17記載の光パルス位置検出方法。

【請求項19】 所定波長の光信号を出力する工程と、所定の周波数の電氣的クロック信号を出力する発振工程と、

前記光信号を電氣的クロック信号で強度変調して出力する第1の光変調工程と、

第1の光変調工程から出力される光信号を電氣的クロック信号で強度変調して出力する第2の光変調工程と、
第2の光変調工程に入力される光信号と第2の光変調工程から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波工程と、

前記光分波工程によって分波された光信号を電気信号に変換する光検出工程と、

50

光信号の位相を変更する位相変更工程と、
前記光検出工程の出力を入力し、光検出工程の出力が最大となるように、前記位相変更工程の位相変更量を制御する制御工程とを備えたことを特徴とする光パルス発生方法。

【請求項20】 前記制御工程は、
ディザ信号を出力するディザ信号発生工程と、
前記光検出工程の出力と前記ディザ信号発生工程から出力されるディザ信号とを入力して同期検波して誤差信号を出力する位相比較工程と、
ディザ信号発生工程から出力されるディザ信号と位相比較工程から出力される誤差信号とを入力して重量させ、
前記位相変更工程の位相変更量を制御する制御信号を出力する工程とを有することを特徴とする請求項19記載の光パルス発生方法。

【請求項21】 所定波長の光信号を出力する光源と、
所定の周波数の電氣的クロック信号を出力する発振器と、
前記発振器に接続され、前記光信号を電氣的クロック信号で強度変調して出力する第1の光変調器と、
第1の光変調器から出力される光信号を電氣的クロック信号で強度変調して出力する第2の光変調器と、
第2の光変調器に入力される光信号と、第2の光変調器から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波器と、
前記光分波器によって分波された光信号を電気信号に変換する光検出器と、
光信号の位相を変更する位相変更部と、
前記光検出器から出力される電気信号と発振器から出力される電氣的クロック信号とを入力して電気信号と電氣的クロック信号との位相が一致するように、前記位相変更部の位相変更量を制御する制御回路とを備えたことを特徴とする光パルス発生装置。

【請求項22】 前記制御回路は、
前記光検出器から出力される電気信号からクロック信号を再生するクロック再生回路と、
前記クロック再生回路で再生されたクロック信号と電氣的クロック信号との位相を比較して誤差信号を位相変更部へ出力する位相比較器とを備えたことを特徴とする請求項21記載の光パルス発生装置。

【請求項23】 前記位相変更部は、
前記第1の光変調器と第2の光変調器のいずれか一方に対して、前記発振器から出力された電氣的クロック信号の位相をシフトして出力する位相シフトを備え、
前記制御回路は、
前記位相シフトの位相シフト量を制御する位相シフト制御回路を備えたことを特徴とする請求項21又は請求項22記載の光パルス発生装置。

【請求項24】 前記位相変更部は、
第1の光変調器から出力された光信号を遅延させて第2

の光変調器に出力する光遅延器を備え、
前記制御回路は、
前記光遅延器の遅延量を制御する遅延制御回路とを備えたことを特徴とする請求項21又は請求項22記載の光パルス発生装置。

【請求項25】 前記光パルス発生装置は、更に、第1と第2の光変調器のいずれかに入力される電氣的クロック信号をクロック信号として入力し、データ信号を入力してクロック信号に同期させたデータ信号を変調信号として第1と第2の光変調器のいずれかに出力する変調信号生成回路を備えたことを特徴とする請求項21記載の光パルス発生装置。

【請求項26】 上記第2の変調器は、偏波スクランブラであることを特徴とする請求項21記載の光パルス発生装置。

【請求項27】 所定波長の光信号を出力する工程と、
所定の周波数の電氣的クロック信号を出力する発振工程と、
前記光信号を電氣的クロック信号で強度変調して出力する第1の光変調工程と、
第1の光変調工程から出力される光信号を電氣的クロック信号で強度変調して出力する第2の光変調工程と、
第2の光変調工程に入力される光信号と第2の光変調工程から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波工程と、
前記光分波工程によって分波された光信号を電気信号に変換する光検出工程と、
光信号の位相を変更する位相変更工程と、
前記光検出工程から出力される電気信号と発振器から出力される電氣的クロック信号とを入力して電気信号と電氣的クロック信号との位相が一致するように、前記位相変更工程の位相変更量を制御する制御工程とを備えたことを特徴とする光パルス発生方法。

【請求項28】 前記制御工程は、
前記光検出工程から出力される電気信号からクロック信号を再生するクロック再生工程と、
前記クロック再生工程で再生されたクロック信号と電氣的クロック信号との位相を比較して誤差信号を位相変更工程へ出力する位相比較工程とを備えたことを特徴とする請求項27記載の光パルス発生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光通信システム、特に、光時分割多重技術に関するものである。また、本発明は、計測システム、特に、温度センサ、圧力センサに適用することができる。

【0002】

【従来の技術】従来の光通信システムにおいては、送信装置では、電子回路の処理によって複数の低速信号を時

分割多重(TDM: Time Division Multiplexing)し、高速信号を生成している。同様に、受信装置、或いは、ノードでは、電子回路の処理によって高速信号を低速信号に再分割(DEMUX: Demultiplexing)している。これまでに10Gb/s(bits per second)級の伝送システムが電子回路によるTDM技術によって実現されてきたが、将来のさらなる大容量通信システムでは、電子回路の処理速度がボトルネックとなることが予想されるため、光処理による時分割多重技術(光TDM技術)が盛んに研究されている。光TDM技術は、光信号を電気信号に変換することなく処理する技術であり、異なる経路から入力される光パルス列を同期をとって多重する技術が要求されている。しかし、光パルス列が伝送路を伝搬する時間は、温度等の環境によって変化し、入力される光パルス列のパルスの位置(位相)は、時事刻々変化するため、パルス位置の検出手段が不可欠である。尚、ここで言うパルス位置とは、光パルス列の繰返し周波数の基準クロック信号と入力されるパルスの相対的な時間関係のことを意味する。

【0003】従来例1. パルス位置を検出する技術としては、大輝らによって開示されたものが知られている。図43は、1996年電子情報通信学会総合大会B-1118「光変調器への変調信号を基準とした光時間多重回路」に示されたブロック図を書き直したものである。図43において、1は光パルス列入力端子、2は光分波器、3は光の強度を変調する光変調器、4は位相シフタ、5は発振器、6a、6bは光信号の強度を検出する光パワーメータ、7は透過率検出部である。光パルス列は、光パルス列入力端子1より入力され、光分波器2によって2経路に分波される。光分波器の第1の出力は、第1の光パワーメータ6aに入力され、光分波器の第2の出力は、光変調器3に入力される。発振器5から出力された基準クロック信号は、位相シフタ4を通して光変調器3を駆動する。光変調器3から出力された光信号は、第2のパワーメータ6bに入力される。透過率検出部7では、第1の光パワーメータ6a、第2のパワーメータ6bの出力を比較演算することで、光変調器におけるパルスの透過率を検出する。入力した光パルス列の光強度が変化しても、第1の光パワーメータ6a、第2の

【0004】図43の動作を図44を用いて説明する。

10

20

30

40

50

図44の(a)は、光変調器3に入力される光パルス列のパルス位置を模式的に表したものである。図44の(b)は、時間と光変調器3の透過率の関係を示しており、光変調器3を駆動するクロック信号に対応する。図44の(c)は、時間とパルスの透過率の関係を示している。図44の(a)において、3つの光パルス列の位置がそれぞれパルス1、パルス2、パルス3のときのパルスの透過率は、図44の(c)の透過率1、透過率2、透過率3に対応する。このように、パルス位置と透過率に対応するため、透過率を検出することで、パルス位置を知ることができる。

【0005】従来例1では、パルス位置検出部をパルス位置制御に用いる誤差信号検出回路として使用することを前提としているため、パルス位置そのものを正確に検出する必要はなく、パルス位置の測定結果とパルス位置の目標位置Aの符号関係(図44の位置Aとの左右の位置関係)だけが検出できれば、目的を達する。しかし、パルス位置そのものを正確に検出する必要がある場合には、以下の問題がある。図44から明らかなように、透過率1、透過率2、透過率3に対応するパルス位置は、パルス1、パルス2、パルス3のみならず、パルス1'、パルス2'、パルス3'でもあるため、位置検出範囲は、図44の(b)における領域Tに限られる。即ち、光変調器の透過率は、2つの位相シフト量に対応するために、位相シフト量の最適化制御が困難であるという問題があった。また、図44の(c)に示されるように、透過率とパルス位置の関係は正弦関数的であって直線的な関係ではないため、パルス位置を正確に検出するためには複雑な演算回路が必要となる。パルス位置の正確な検出は、パルス位置の制御回路の簡便化のためにも、また、より複雑な光処理を行う際にも必要とされる。また、伝送路の伝搬遅延時間の変化を利用する各種センサには、パルス位置の正確な検出は不可欠である。

【0006】従来例2. パルス位置を検出する他の技術が日本特許出願の特開平2-1828号公報に開示されている。図45は、特開平2-1828号公報に示される第1図を書き直したものである。図45において、1は光パルス列入力端子、33は光合波器、43は光パルス列を光クロックパルスで変調する全光学的光変調器、8は光検出器、34は光遅延器制御回路、44は光クロックパルス発生回路、24は光遅延器、10は位相シフト量出力端子である。光パルス列入力端子1から入力された光信号は、全光学的光変調器43を経て光検出器8に入力される。光検出器8の出力信号を入力として、光クロックパルス発生回路44は光クロックパルスを出力する。光クロックパルスは、光遅延器24によって遅延された後、光合波器33によって全光学的光変調器43に入力される。全光学的光変調器43は、入力される光信号強度が強い時に透過率が高くなるように設計されているため、光パルス列入力端子1から入力された光信号

と光クロックパルスの位相が同期したときに、光検出器8で検出する光強度が最大となる。従って、光遅延器24を光検出器8の出力が最大となるように制御することによって、光クロックパルスは、入力される光パルスと同期する。このときの光遅延器24の遅延量を位相シフト量出力端子10からモニタすることによって、入力した光パルス列のパルス位置を検出することができる。

【0007】従来例2では、正確なパルス位置を検出できるが、複雑な光クロックパルス発生回路44を必要としている。従来例2では、入力される光信号に同期した光クロックパルスを出力することを目的の1つとしているため、光クロックパルス発生回路44を用意しているが、パルス位置を検出することだけを目的とする場合には、複雑な光クロックパルス発生回路44を必要とすることは好ましくない。また、全光学的な光変調器43は、いくつかの実現例が知られているものの、市場から容易に調達できるものではない。また、光遅延器24は、電氣的に動作する遅延器(位相シフタ)と比較して、長い遅延時間を許容する制御範囲と高い制御精度の両方を満たすデバイスを製造することが困難であるという問題がある。

【0008】従来例3. 次に、光TDM技術における短パルス発生回路の実現の重要性について説明する。ここで、短パルスとはパルス幅が短い光パルスを意味する。光TDM技術において、短パルスが重要視される理由は、伝送容量が大きくなるに従って必要な光パルスのパルス幅が狭くなるためである。例えば、光TDM技術を用いた20Gb/s級の伝送システムでは、20~10ps(picosecond)以下のパルス幅が必要とされているが、100Gb/s級の伝送システムでは、4~2ps以下のパルス幅が必要とされる。パルス発生の一手法としては、パルス型のゲートを有する光変調器を用いる方法が知られている。この方法において、短パルスを発生するためには、パルス型のゲートを有する光変調器を多段に接続することによって、実効的なゲート幅を狭くする方法が、例えば、矢島達夫著「超高速光技術、2.2章」丸善株式会社などに示されている。光変調器を多段に接続して短パルスを得るためには、それぞれの光変調器を駆動する電気信号の位相は、それぞれの光変調器に入力される光パルスの位相と整合がとれている必要がある。ところが、光変調器の挿入損失を補償する必要から光変調器と光変調器の間には、光増幅器を挿入することが一般的である。ところが、光増幅器や伝送路を光信号が伝搬する時間は、環境温度によって変化する。従って、光信号の遅延時間の変動を吸収する手段を備えること無く、上述の電気信号と光信号の位相整合をとることは困難となる。

【0009】上述のような位相整合の問題を解決する技術としては、富岡らによって開示されたものが知られている。図46は、1996年電子情報通信学会総合大会

B-1121「光パルス列データ変調時の光パルスデータ間位相検出方法に関する一考察」に示されたブロック図を書き直したものである。図46において、26は光源、3aは第1の光変調器、29は光増幅器、3bは第2の光変調器、28a、28bはRF(Radio Frequency)増幅器、4は位相シフタ、5は発振器、32は2:1の多重化回路、31はパルスパターンジェネレータ、2は光分波器、30は変調光出力端子、6は光パワーメータである。

【0010】次に、動作について説明する。発振器5より出力されたクロック信号は2分岐され、片方はパルスパターンジェネレータ31に、他方は位相シフタ4に入力される。位相シフタ4によって位相をシフトされたクロック信号は、RF増幅器28aによって増幅され、光変調器3aに入力される。光変調器3aは、光源26から発せられた光信号をRF増幅器28aによって供給されたクロック信号で変調するため、光変調器3aからは、光パルスが出力される。光変調器3aから出力された光パルスは、光増幅器29で増幅された後、第2の光変調器3bに入力される。パルスパターンジェネレータ31の出力は、多重化回路32によってRZ(Return to Zero)符号化された後、RF増幅器28bによって増幅される。第2の光変調器3bには、RF増幅器28bより発振器5から出力されたクロック信号と同期したRZ信号が供給される。第2の光変調器3bでは、光増幅器29から出力された光パルスをRF増幅器28bより出力されたRZ信号によって変調する。このとき、光変調器3bに入力される光パルスとRZ信号は同期している必要がある。

【0011】光変調器3bの出力の一部は、光分波器2によって分岐され、光パワーメータ6に入力される。図47を用いて動作原理を説明する。図47の(b)は、位相シフタ4の位相シフト量と光変調器3bの透過率の関係を示したものである。図47の(b)において、光変調器3bに入力される光パルスとRZ信号が同期しているときの位相シフト量が位相シフト量2であり、位相シフト量が小さすぎるとき(位相シフト量1)にも、位相シフト量が大きいすぎるとき(位相シフト量3)にも、光変調器3bの透過率は減少する。このため、光パワーメータ6の出力光強度が最大となるように、位相シフタ4の位相シフト量を手動で制御することによって、光変調器3bに入力される光パルスとRZ信号の位相関係を最適値に制御することができる。

【0012】従来例3は、短パルス発生を目的としたものではなく、RZ変調された光信号の発生を目的としたものであるため、光変調器3bはRZ信号によって駆動される。しかし、光変調器3bを駆動するRZ信号が理想的な矩形波であれば、位相のシフト量を光変調器3bの透過率から計測することはできないという問題がある。また、適度なパルス波形の発生を目的とする場合で

あっても、透過率とパルス位置の関係は正弦関数的であって直接的な関係でないため、最適位相シフト量(位相シフト量2)付近においては、位相シフト量の変化($\Delta\Phi$)に対する光変調器3bの透過率の変化(ΔP)が小さくなり、制御精度が下がってしまうという問題がある。また、従来例1と同様にある光変調器の透過率は、2つの位相シフト量に対応するために、位相シフト量の最適化制御が困難であるという問題があった。また、従来例1に示したように、第1の光パワーメータ6a、第2のパワーメータ6bの出力を比較演算する構成にはな

【0013】従来例4. 長距離光増幅中継伝送システムにおいて、光増幅中継器の偏波ホールバーニングや伝送路の偏波依存性損失により光S/N比(Optical

Signal Noise Ratio)が劣化、もしくは、変動することが知られている。これを改善するために偏波スクランブルが行われる。偏波スクランブルとは、独立した2種類の偏波を互いに時間的にスイッチングして信号を送る方法である。1ビットの信号に対して、偏波のスイッチングを1回以上行う。特に、後者の光S/N比の変動(信号フェージング)を平均化するためには、少なくとも信号ビットレート以上の速度で偏波スクランブルする必要がある。偏波スクランブルは、一般には、リチウムナイオベイト光位相変調器が用いられる。偏波スクランブルは、偏光変調と同時に位相変調が発生する特徴があり、伝送路の分散(伝送路の特性に基づく周波数による光伝搬速度の違い)による波形劣化を補償する目的で、偏波スクランブルを使用することが特開平8-111662号公報に示されている。それによれば、データ変調のビットに同期したデータクロックで偏波スクランブラを駆動することが必要であり、大洋横断のような超長距離光増幅中継伝送システムにおいて、重大な符号誤り率改善効果をもたらすことが議論されている。即ち、偏波スクランブラの駆動信号の位相をデータの位相と所定の関係にしておけば、ファイバの分散(ファイバの特性に基づく周波数による光の伝搬速度の違い)や非線形屈折率変化により受信端子で振幅変動があっても、信号の識別が有利なように、アイの開口をより大きくすることができる。

【0014】

【発明が解決しようとする課題】従来例1は、光変調器間の位相を調節することに光強度を用いるという技術を開示している。しかし、透過率から推定されるパルス位置は2点あるという問題から、光強度のみの情報では位相シフトの方向がわからないという問題がある。また、位相シフトを手動で調整するので、時間的に変化する光変調器間の伝送路長の変化等による光変調器間の位相を

自動的に制御することが困難である。また、透過率とパルス位置の関係は直線的な関係ではないため、複雑な演算回路が必要であるという問題がある。

【0015】従来例2は、パルス位置を検出する他の技術を開示している。しかし、複雑な光クロックパルス発生回路が必要であるという問題、入手が困難な全光学的光変調器が必要であるという問題、高精度な制御が難しい光遅延器が必要であるという問題がある。

【0016】従来例3は、光パルスを発生させる場合の遅延時間の変動に起因する位相整合の問題を解決する技術を開示している。しかし、最適位相シフト量付近において、制御精度が下がってしまうという問題がある。また、光信号強度が変化すると光変調器の透過率を測定できないという問題がある。また、従来例1と同様に、光変調器の透過率から推定される位相シフト量は2点あるために、位相シフト量の最適化制御が困難であるという問題があった。

【0017】従来例4では、偏波スクランブラの駆動信号とデータを同期させることによる効果については述べられているが、同期を損なう要因(例えば、温度変動によるファイバの伝搬遅延時間変化)に対する対策は開示されていない。即ち、偏波スクランブラに入力されるデータ信号の位相を検出して、それに最適な、かつ、同期した位相で偏波スクランブラを駆動する回路構成は何等開示されていなかった。

【0018】この発明は、上述のような課題を解決するためになされたもので、第1の目的は、複雑な演算回路を用いることなく、パルス位置を検出する光パルス位置検出回路を得ることにある。また、第2の目的は、光クロックパルス発生回路、光学的光変調器、光遅延器を用いることなく精度の良い光パルス位置検出回路を得ることにある。更に、また、第3の目的は、位相シフト量の最適化制御により光パルスを発生する光パルス発生装置を提供することにある。更に、第4の目的は、複数の異なる波長の短パルスを同時に出力する光パルス発生装置を得ることにある。更に、第5の目的は、光パルスに同期した変調を行うことができるパルス発生装置を得ることにある。

【0019】

【課題を解決するための手段】この発明に係る光パルス位置検出回路は、所定の繰り返し周期を持つ光パルス列を入力する光パルス列入力端子と、前記光パルス列の繰り返し周期と同一周波数の電気的クロック信号を出力する発振器と、前記発振器から出力された電気的クロック信号を入力して、電気的クロック信号の位相をシフトして出力する位相シフタと、前記位相シフタから出力された電気的クロック信号を入力するとともに、前記光パルス列入力端子から入力される光パルス列を入力して電気的クロック信号に基づいて光パルス列を変調して光信号を出力する光変調器と、前記光変調器から出力された光

信号を電気信号に変換して出力する光検出器と、前記光検出器の出力を入力し、光検出器の出力が最大となるように前記位相シフトの位相シフト量を制御する位相制御回路と、前記位相シフトの位相シフト量を出力する位相シフト量出力端子とを備えたことを特徴とする。

【0020】前記位相制御回路は、ディザ信号を出力するディザ信号発生回路と、前記光検出器の出力と前記ディザ信号発生回路から出力されるディザ信号とを入力し同期検波して誤差信号を出力する位相比較器と、ディザ信号発生回路から出力されるディザ信号と位相比較器から出力される誤差信号とを入力して重畳させ、前記位相シフトの位相シフト量を制御する制御信号を出力する位相シフト制御回路とを有することを特徴とする。

【0021】前記光パルス位置検出回路は、更に、前記発振器から出力された電気的クロック信号によって駆動される光パルス列発生光源と、前記光パルス列発生光源と前記光パルス列入力端子と間に接続される伝送路とを備え、前記発振器は、2種類以上の周波数を出力する手段を有し、前記位相シフト量出力端子から出力される位相シフト量を入力して、前記発振器から出力される電気的クロック信号の周波数に基づいて前記伝送路を光パルスが伝搬する時間を検出する伝搬時間検出回路を有することを特徴とする。

【0022】前記光変調器は、半導体電界吸収型光変調器を使用したことを特徴とする。

【0023】この発明に係る光パルス発生装置は、所定波長の光信号を出力する光源と、所定の周波数の電気的クロック信号を出力する発振器と、前記発振器に接続され、前記光信号を電気的クロック信号で強度変調して出力する第1の光変調器と、第1の光変調器から出力される光信号を電気的クロック信号で強度変調して出力する第2の光変調器と、第2の光変調器に入力される光信号と第2の光変調器から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波器と、前記光分波器によって分波された光信号を電気信号に変換する光検出器と、光信号の位相を変更する位相変更部と、前記光検出器の出力を入力し、光検出器の出力が最大となるように、前記位相変更部の位相変更量を制御する制御回路とを備えたことを特徴とする。

【0024】前記制御回路は、ディザ信号を出力するディザ信号発生回路と、前記光検出器の出力と前記ディザ信号発生回路から出力されるディザ信号とを入力して同期検波して誤差信号を出力する位相比較器と、ディザ信号発生回路から出力されるディザ信号と位相比較器から出力される誤差信号とを入力して重畳させ、前記位相変更部の位相変更量を制御する制御信号を出力する回路とを有することを特徴とする。

【0025】前記位相変更部は、前記第1の光変調器と第2の光変調器のいずれか一方に対して、前記発振器か

ら出力された電気的クロック信号の位相をシフトして出力する位相シフトを備え、前記制御回路は、前記位相シフトの位相シフト量を制御する位相シフト制御回路を備えたことを特徴とする。

【0026】前記位相変更部は、第1の光変調器から出力された光信号を遅延させて第2の光変調器に出力する光遅延器を備え、前記制御回路は、前記光遅延器の遅延量を制御する遅延制御回路とを備えたことを特徴とする。

【0027】前記位相変更部は、前記第1の光変調器と第2の光変調器のいずれか一方に対して、前記発振器から出力された電気的クロック信号の位相をシフトして出力する位相シフトと、第1の光変調器から出力された光信号を遅延させて第2の光変調器に出力する光遅延器とを備え、上記制御回路は、前記光遅延器の遅延量を制御する遅延制御回路を有し、上記位相シフトは、ディザ信号を入力し、前記発振器から出力された電気的クロック信号の位相をシフトすることを特徴とする。

【0028】上記第1と第2の光変調器を1つの光変調器で構成し、前記光源は、第1の偏波状態の光信号を出力し、前記光パルス発生装置は、更に、光源と光変調器との間に接続された第1の偏波合分波器と、光変調器と光遅延器の間に接続された第2の偏波合分波器と、前記光遅延器から出力された光信号を入力して光信号の偏波状態を変換して第2の偏波合分波器へ出力する偏波状態変換器とを有し、前記光分波器は、第2の偏波合分波器と光変調器と第1の偏波合分波器を経由して、第1の偏波合分波器から出力される偏波状態を変換された光信号の一部を出力し、一部を分岐することを特徴とする。

【0029】前記光パルス発生装置は、光源として、第1の波長の光信号を出力する第1の光源と、第2の波長の光信号を出力する第2の光源とを有し、第1の光源と第2の光源とに対応して第1と第3の光変調器を有し、第1と第3の光変調器から出力された光信号を合波して第2の光変調器に出力する光合波器とを備えたことを特徴とする。

【0030】上記光パルス発生装置は、装置内温度を検出する温度検出回路と、基準電圧発生器と、前記温度検出回路の出力信号と前記基準電圧発生器の出力信号とを入力して位相変更量を補償する補償信号を生成し、前記制御回路へ出力する温度ドリフト検出回路とを備えることを特徴とする。

【0031】上記光パルス発生装置は、前記光源から出力される光信号の波長を検出する波長検出回路と、基準電圧発生器と、前記波長検出回路の出力信号と前記基準電圧発生器の出力信号とを入力して位相変更量を補償する補償信号を生成し、前記制御回路へ出力する波長ドリフト検出回路とを備えることを特徴とする。

【0032】前記光変調器は、半導体電界吸収型光変調器を使用したことを特徴とする。

【0033】前記第2の光変調器と、前記位相変更部と、前記光検出器と、前記制御回路とを複数セットパラレルに備え、前記第1の光変調器から出力された光信号を分岐させてパラレルに処理することを特徴とする。

【0034】前記第2の光変調器と、前記位相変更部と、前記光検出器と、前記制御回路とを複数セットシリアルに備え、前記第1の光変調器から出力された光信号を順にシリアルに処理することを特徴とする。

【0035】この発明に係る光パルス位置検出方法は、所定の繰り返し周期を持つ光パルス列を入力する光パルス列入力工程と、前記光パルス列の繰り返し周期と同一周波数の電氣的クロック信号を出力する発振工程と、前記発振器から出力された電氣的クロック信号を入力して、電氣的クロック信号の位相をシフトして出力する位相シフト工程と、前記位相シフト工程から出力された電氣的クロック信号を入力するとともに、前記光パルス列入力工程から入力される光パルス列を入力して電氣的クロック信号に基づいて光パルス列を変調して光信号を出力する光変調工程と、前記光変調工程から出力された光信号を電気信号に変換して出力する光検出工程と、前記光検出工程の出力を入力し、光検出工程の出力が最大となるように前記位相シフト工程の位相シフト量を制御する位相制御工程と、前記位相シフト工程の位相シフト量を出力する位相シフト量出力工程とを備えたことを特徴とする。

【0036】前記位相制御工程は、ディザ信号を出力するディザ信号発生工程と、前記光検出工程の出力と前記ディザ信号発生工程から出力されるディザ信号とを入力して同期検波して誤差信号を出力する位相比較工程と、ディザ信号発生工程から出力されるディザ信号と位相比較工程から出力される誤差信号とを入力して重畳させ、前記位相シフト工程の位相シフト量を制御する制御信号を出力する位相シフト制御工程とを有することを特徴とする。

【0037】この発明に係る光パルス発生方法は、所定波長の光信号を出力する工程と、所定の周波数の電氣的クロック信号を出力する発振工程と、前記光信号を電氣的クロック信号で強度変調して出力する第1の光変調工程と、第1の光変調工程から出力される光信号を電氣的クロック信号で強度変調して出力する第2の光変調工程と、第2の光変調工程に入力される光信号と第2の光変調工程から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波工程と、前記光分波工程によって分波された光信号を電気信号に変換する光検出工程と、光信号の位相を変更する位相変更工程と、前記光検出工程の出力を入力し、光検出工程の出力が最大となるように、前記位相変更工程の位相変更量を制御する制御工程とを備えたことを特徴とする。

【0038】前記制御工程は、ディザ信号を出力するデ

ィザ信号発生工程と、前記光検出工程の出力と前記ディザ信号発生工程から出力されるディザ信号とを入力して同期検波して誤差信号を出力する位相比較工程と、ディザ信号発生工程から出力されるディザ信号と位相比較工程から出力される誤差信号とを入力して重畳させ、前記位相変更工程の位相変更量を制御する制御信号を出力する工程とを有することを特徴とする。

【0039】この発明に係る光パルス発生装置は、所定波長の光信号を出力する光源と、所定の周波数の電氣的クロック信号を出力する発振器と、前記発振器に接続され、前記光信号を電氣的クロック信号で強度変調して出力する第1の光変調器と、第1の光変調器から出力される光信号を電氣的クロック信号で強度変調して出力する第2の光変調器と、第2の光変調器に入力される光信号と第2の光変調器から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波器と、前記光分波器によって分波された光信号を電気信号に変換する光検出器と、光信号の位相を変更する位相変更部と、前記光検出器から出力される電気信号と、発振器から出力される電氣的クロック信号とを入力して電気信号と電氣的クロック信号との位相が一致するように、前記位相変更部の位相変更量を制御する制御回路とを備えたことを特徴とする。

【0040】前記制御回路は、前記光検出器から出力される電気信号からクロック信号を再生するクロック再生回路と、前記クロック再生回路で再生されたクロック信号と電氣的クロック信号との位相を比較して誤差信号を位相変更部へ出力する位相比較器とを備えたことを特徴とする。

【0041】前記位相変更部は、前記第1の光変調器と第2の光変調器のいずれか一方に対して、前記発振器から出力された電氣的クロック信号の位相をシフトして出力する位相シフトを備え、前記制御回路は、前記位相シフトの位相シフト量を制御する位相シフト制御回路を備えたことを特徴とする。

【0042】前記位相変更部は、第1の光変調器から出力された光信号を遅延させて第2の光変調器に出力する光遅延器を備え、前記制御回路は、前記光遅延器の遅延量を制御する遅延制御回路とを備えたことを特徴とする。

【0043】前記光パルス発生装置は、更に、第1と第2の光変調器のいずれかに入力される電氣的クロック信号をクロック信号として入力し、データ信号を入力してクロック信号に同期させたデータ信号を変調信号として第1と第2の光変調器のいずれかに出力する変調信号生成回路を備えたことを特徴とする。

【0044】上記第2の変調器は、偏波スクランブラであることを特徴とする。

【0045】この発明に係る光パルス発生方法は、所定波長の光信号を出力する工程と、所定の周波数の電氣的

クロック信号を出力する発振工程と、前記光信号を電気的クロック信号で強度変調して出力する第1の光変調工程と、第1の光変調工程から出力される光信号を電気的クロック信号で強度変調して出力する第2の光変調工程と、第2の光変調工程に入力される光信号と第2の光変調工程から出力される光信号とのいずれか一方を入力して、その光信号の一部を出力し、一部を分岐する光分波工程と、前記光分波工程によって分波された光信号を電気信号に変換する光検出工程と、光信号の位相を変更する位相変更工程と、前記光検出工程から出力される電気信号と発振器から出力される電気的クロック信号とを入力して電気信号と電気的クロック信号との位相が一致するように、前記位相変更工程の位相変更量を制御する制御工程とを備えたことを特徴とする。

【0046】前記制御工程は、前記光検出工程から出力される電気信号からクロック信号を再生するクロック再生工程と、前記クロック再生工程で再生されたクロック信号と電気的クロック信号との位相を比較して誤差信号を位相変更工程へ出力する位相比較工程とを備えたことを特徴とする。

【0047】

【発明の実施の形態】

実施の形態1. 図1は、この発明の一実施の形態である光パルス位置検出回路を示す構成ブロック図である。図1において、1は所定の繰り返し同期で光パルスが発生している光パルス列を入力する光パルス列入力端子、3は光パルス列を入力し、電気的クロック信号に基づいて光の強度を変調して光信号を出力する光変調器、4は電気的クロック信号の位相をシフトする位相シフタ、5は光パルス列の繰り返し同期と同一周波数の電気的クロック信号を光変調器の駆動信号として発生させる発振器、8は光信号の光強度を電気信号に変換する光検出器、90は位相シフタ4の位相シフト量を制御する制御信号を出力する位相制御回路、10は位相シフタの位相シフト量 outputs 出力する位相シフト量出力端子である。光変調器3は、リチウムナイオベイト(LiNbO₃: Lithium Niobate) マッハツェンダ(Mach-Zehnder)型光変調器など、電気信号によって出力光強度を制御できるものを用いることができる。位相シフタ4は、電気信号によって位相シフト量を制御できるデバイスである。図2は、位相シフタ4の実現例の一例を示している。図2において、13は位相シフタ入力端子、14はサーキュレータ、15は位相シフタ出力端子、16はバラクタダイオードである。バラクタダイオードが電圧によって容量が変化する性質を有することを利用して、バラクタダイオードにおけるマイクロ波の反射位相を位相制御回路90から出力する制御信号により電圧制御する。位相シフタとしては、この他にもデジタル制御により通路長を切り換える移相器、平衡変調器を利用したアナログ移相器、通路長をスイッチ、或いは、モ

ータで切り換える移相器など多くのタイプのものを市場から購入することができる。これらの位相シフタは、制御電圧が位相シフタの位相シフト量を示しているため、位相制御回路90から出力された制御電圧を位相シフト量出力端子10からモニタすることで位相シフト量、即ち、パルス位置を検出することができる。光検出器8としては、光信号を電気信号に変換するフォトダイオード(PD)などを用いることができる。

【0048】次に、動作を図3を用いて説明する。この発明で得られるパルス位置は、入力される光パルス列と発振器5の出力である基準となる電気的クロック信号の位相関係である。光パルス列入力端子1から入力された光パルスは光変調器3に入力される。光変調器3は、発振器5より出力される電気的クロック信号によって駆動される。発振器5より出力される電気的クロック信号の周波数は、光パルス列入力端子1より入力される光パルス列の繰り返し周期と等しい周波数である。光変調器3から出力される光強度が最大となるように、位相シフタ4は、位相制御回路90により制御される。図3に示される通り光変調器の出力が最大となるように、位相シフタが制御されると、位相シフト量は、パルス位置と対応する。図3において、3つの光パルス列のパルス位置がパルス1、パルス2、パルス3である場合、対応する位相シフト量は、位相シフト量1、位相シフト量2、位相シフト量3となる。即ち、どのようなパルス位置を持つ光パルス列が入力されても、位相シフタにより電気的クロック信号の位相が自動的にシフトされて、光変調器3から出力される光信号の光強度は最大となる。

【0049】光変調器3から出力される光強度が最大となるように、位相シフタ4を制御する手法の一例を図4に示す。位相制御回路90は、位相シフタの位相シフト量を光検出器8の出力をモニタしながら制御する。位相を $\Delta\Phi$ だけ増加させた場合(S2)、光検出器の出力が増大すれば(S3、S4のYES)、位相を更に $\Delta\Phi$ 増加させる(S8、S2)。位相を $\Delta\Phi$ だけ増加させても、光検出器の出力が増大しない場合(S3、S4のNO)、一旦位相を $\Delta\Phi$ だけ減少させ、元に戻す(S5)。そして、更に位相を $\Delta\Phi$ だけ減少させて(S6)、光検出器の出力を増大させる。位相を $\Delta\Phi$ だけ減少させることによって、光検出器の出力が増大すれば、位相を $\Delta\Phi$ だけ減少させるよう動作を繰り返すことで、光変調器3から出力される光強度が最大となるように、位相シフタ4を制御することができる。図5は、具体的動作を示している図である。矢印1、2、3、4、5、6、7の順に電気的クロック信号の位相がシフトして、パルス位置と電気的クロック信号の目標位置Aが限りなく一致する。図4に示すアルゴリズムは、位相を $\Delta\Phi$ ずつ増加減少させて、光強度が大きくなるシフト方向を検出しているため、1つの光強度に2つの位相シフト量に対応していても、パルス位置と目標位置Aを一致させる

ことができる。また、図4に示すアルゴリズムは、位相を $\Delta\phi$ だけ増加又は減少させた前と後で、光強度の強弱を比較すればよいので、光変調器の透過率を求める必要がない。この実施の形態の位相制御回路90は、簡単な論理回路、或いは、CPUとソフトウェアを用いることで実現できる。また、図4に示したアルゴリズム以外のアルゴリズムを用いてもよい。

【0050】この発明で得られるパルス位置の検出結果は、例えば、入力される光パルス列の位相に同期した信号処理が必要な場合に利用できる。入力パルスの位相に同期した信号処理としては、信号の変調、光処理による時分割多重、光処理による時分割分離などがあげられる。

【0051】実施の形態2. 図6は、この発明の一実施の形態である光パルス位置検出回路を示す構成ブロック図である。図6において、1は光パルス列入力端子、3は光変調器、4は位相シフタ、5は発振器、8は光信号を電気信号に変換する光検出器、9は位相シフタ4の位相シフト量を制御する位相シフト制御回路、10は位相シフタの位相シフト量を出力する位相シフト量出力端子、11はディザ信号発生回路、12は同期検波を行う位相比較器、90は位相制御回路である。位相シフト制御回路9は加算器20、増幅器21によって構成される。加算器20、増幅器21は、いずれも演算増幅器によって容易に実現できる。位相比較器12は、ミキサ17、増幅器18、低域透過フィルタ19によって構成される。位相制御回路90は、ディザ信号発生回路11、位相比較器12、位相シフト制御回路9によって構成される。ディザ信号発生回路11は、1kHzから15kHz程度の低周波数 f の微小振幅のディザ信号Dを出力する。交流成分であるディザ信号Dは、加算器20によって位相比較器12から出力される直流成分である誤差信号Eに加算され、制御電圧Vとなって位相シフト4に印加される。光検出器8から出力された電気信号Pとディザ信号Dを位相比較器12によって同期検波する。位相比較器12の出力信号を誤差信号Eとして加算器20に入力することでフィードバック回路を構成する。

【0052】基本的な動作は、図1と同様である。図1との相違は、光変調器から出力された光信号の光強度を最大とする位相シフト量を検出するために、同期検波を行う点である。動作原理を図7～図12を用いて説明する。図7、図8は、位相シフト4の位相シフト量が光変調器の出力を最大とする値であるときの動作を示している。光変調器3の透過率が図7の(b)の通りであるとき、光変調器の駆動信号の位相を図7の(a)に示される周波数 f のディザ信号Dで微小変調したときの光変調器から出力される光信号の低周波信号成分を図7の(c)に示す。図8にも示すように、光変調器の出力を示す図7の(c)は、周波数 $2f$ の低周波信号成分となり、周波数 f の成分は存在しないため、光変調器3の出

力を示す図7の(c)とディザ信号を示す図7の(a)との位相比較器12による同期検波の出力はゼロとなり、位相比較器12から誤差信号Eはゼロとなる。

【0053】図9、図10は、位相シフタの位相シフト量が光変調器の出力を最大とする値よりも大きいときの動作を示している。光変調器の透過率が図9の(b)の通りであるとき、光変調器の駆動信号の位相を図9の(a)に示される周波数 f のディザ信号Dで微小変調したときの光変調器から出力される低周波信号成分を図9の(c)に示す。図10にも示すように、光変調器の出力を示す図9の(c)とディザ信号を示す図9の(a)の位相は反転しているため、同期検波の出力は負となり、位相比較器12から負の値の誤差信号Eが出力される。この誤差信号Eは、直流成分であり、この誤差信号Eの値に対応して位相シフト量(制御電圧V)が位相シフト制御回路9により生成されて出力される。負の値の誤差信号Eが出力される場合は、位相シフト量は減少せられる。

【0054】図11、図12は、位相シフタの位相シフト量が光変調器の出力を最大とする値よりも小さいときの動作を示している。光変調器の透過率が図11の(b)の通りであるとき、光変調器の駆動信号の位相を図11の(a)に示される周波数 f のディザ信号Dで微小変調したときの光変調器から出力される低周波信号成分を図11の(c)に示す。図12にも示すように、光変調器の出力を示す図11の(c)とディザ信号を示す図11の(a)の位相は同相であるため、同期検波の出力は正となり、位相比較器12から正の値の誤差信号Eが出力される。正の値の誤差信号Eが出力される場合は、位相シフトは増加せられる。

【0055】本発明は、同期検波を用いるために比較的簡単な構成で高精度なフィードバック回路を実現できる利点がある。同期検波を採用しているため、ディザ信号をきわめて微小にすることができ、感度が高い。同期検波に使用するディザ信号の周波数は、入力される光パルス列の繰り返し周波数とは無関係であるため、処理が簡単な1kHz程度の低い周波数を選択することができる。また、ディザ信号は交流成分であるため、位相シフト制御回路9から出力される直流成分である位相シフト量を示す制御電圧Vに対する誤差とはならない。

【0056】実施の形態3. 図13は、この発明の一実施の形態である光パルス位置検出回路を示す構成ブロック図である。図6との相違は、光パルス列発光源22、伝送路用の光ファイバ23、伝搬時間検出回路25、伝搬時間出力端子52を備えたことである。光パルス列発光源22は、電気的クロック信号を発生する発振器5の出力で駆動される。光パルス列発光源22としては、半導体レーザの利得スイッチング動作、モードロック動作、外部共振構造によるモードロック動作などを使用することができる。発振器5は、2種類以上の周

波数の電氣的クロック信号を発生できるものとする。伝搬時間検出回路25では、発振器5の電氣的クロック信号の周波数を変化させ、そのときの位相シフト量出力端子10の出力の変化を記憶、演算することによって、伝送路用の光ファイバ23を光パルスが伝搬する時間を計測する。計測した伝搬時間は、伝搬時間出力端子52から各種のセンサに出力される。

【0057】次に、動作について説明する。伝送路用の光ファイバ23の光パルスが伝搬する時間を T (sec)、発振器5の電氣的クロック信号の周波数を f (Hz) (但し、前述したディザ信号Dの周波数 f とは異なる周波数である)、位相シフト量出力端子10の出力から計算される相対的なパルス遅延時間を t (sec)とすると、

$$T = N / f + t \quad (1)$$

なる関係が成立する。ここで、 N は自然数であり、伝送路用の光ファイバ23中に同時に存在する光パルスの数を表している。式(1)を f で微分すると、

$$N = f^2 \cdot (dt / df) \quad (2)$$

が得られる。即ち、伝送路用の光ファイバを光パルスが伝搬する時間 T は、

$$T = f^2 \cdot (dt / df) + t \quad (3)$$

となる。式(3)は、発振器5の電氣的クロック信号の周波数 f (Hz)と、位相シフト量出力端子10の出力から計算される相対的なパルス遅延時間 t (sec)と、 dt / df とが分かれば、伝送路用の光ファイバ23の光パルスが伝搬する時間 T (sec)を求めることができることを示している。発振器5の出力クロック周波数 f を df 変化させたときのパルス遅延時間 t の変化量 dt を測定することで、 dt / df は計算される。こうして、式(1)を展開した式(3)によって伝送路用の光ファイバ23を光パルスが伝搬する時間 T を計測することができる。伝搬時間検出回路25は、発振器5から出力される電氣的クロック信号の周波数を df だけ変化させ、そのときの位相シフト量出力端子10の出力の変化量 dt を入力し、式(3)に従って光パルスが伝搬する時間 T を演算する機能を持つ回路である。或いは、伝搬時間検出回路25は、コンピュータによって容易に実現できる。

【0058】伝送路用の光ファイバ23を光パルスが伝搬する速度は一般に知られているため、伝送路用の光ファイバを光パルスが伝搬する時間 T を計測することは伝送路用の光ファイバ23の長さ W を計測することに相当する。本発明は、伝送路用の光ファイバを光パルスが伝搬する時間 T を計測することにより伝送路用の光ファイバ23の長さ W を計測するものである。しかも、本発明は、極めて広いダイナミックレンジで高精度に伝送路の長さを計測する方法を提供するものである。伝送路としては、光パルスが伝搬するものであれば光ファイバ以外にもよく、導波路、空間等を用いることができる。

【0059】本発明では、伝送路の長さ W を高精度に測定できるためセンサへの適用が可能である。例えば、光ファイバは、環境温度によってファイバ長、屈折率が変化するため、光ファイバを伝搬する時間を測定することで、光ファイバのおかれる環境温度を測定することができる。同様に、光ファイバに印加される圧力の計測にも適用することができる。また、伝送路の障害点からの光パルスの伝搬時間を計測する光パルス試験器(OTDR: Optical Time Domain Reflectometer)へ適用することもできる。

【0060】実施の形態4. 図14は、この発明の一実施の形態である光パルス位置検出回路を示す構成ブロック図である。図6との相違は、光変調器として半導体電界吸収型光変調器42を用いたことである。半導体電界吸収型光変調器42は、印加電圧によって光吸収係数が変化するデバイスである。

【0061】次に、動作について説明する。基本的な動作は、図6と同様である。半導体電界吸収型光変調器42では、図15に示されるように、光変調器の透過率は印加電圧が増加すると大きく減少する。一般的には対数で表示した透過率が印加電圧と比例する。このため、図15に示されるように、正弦波の電氣的クロック信号で駆動した半導体電界吸収型光変調器は、パルス状の急峻なゲートとなる。図16は、図3に示される動作原理を半導体電界吸収型光変調器を使用した場合の動作を説明する図に書き直したものである。光変調器の透過率が急峻なゲートとなるために、位相シフトの位相シフト量が $\Delta\Phi$ だけわずかに変化すると、光変調器を透過する光強度が ΔP だけ大きく変化する。このため、光変調器を通過する光強度を最大とする位相シフト量を高感度に検出することができる。

【0062】実施の形態5. 図17は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図17において、26は所定波長の光信号を発振する光源、3aは第1の光変調器、29は光増幅器、3bは第2の光変調器、2は光分波器、27は光パルス出力端子、5は発振器、4はこの発明の位相変更部の一例である位相シフト、8は光検出器、12は位相比較器、9は位相シフト制御回路、11はディザ信号発生回路、90はこの発明の制御回路の一例である位相制御回路である。位相シフト制御回路9は、加算器20、増幅器21によって構成される。加算器20、増幅器21は、いずれも演算増幅器によって容易に実現できる。位相比較器12は、ミキサ17、増幅器18、低域透過フィルタ19によって構成される。位相制御回路90は、位相シフト制御回路9、ディザ信号発生回路11、位相比較器12によって構成される。ディザ信号発生回路11は、1kHzから15kHz程度の低周波数 f の微小振幅のディザ信号Dを出力する。ディザ信号Dは、加算器20によって位相比較器12から出力される誤差信号

Eに加算され、位相シフタ4に印加される。光検出器8から出力された電気信号Pとディザ信号Dを位相比較器12によって同期検波する。位相比較器12の出力信号を誤差信号Eとして加算器20に入力することで、フィードバック回路を構成する。

【0063】光源26としては、半導体レーザダイオード、ファイバレーザ、固体レーザなどを用いることができる。光変調器3a, 3bとしては、リチウムナイオベイト(LiNbO₃: Lithium Niobate) マッハツェンダ(Mach-Zehnder)型光変調器など、電気信号によって光強度を制御できるものを用いることができる。位相シフタ4は、電気信号によって位相シフト量を制御できるデバイスであり、実施の形態1で説明した通り多くのタイプのデバイスを市場から購入できる。光増幅器29としては、希土類をドープしたファイバを用いるファイバ増幅器や半導体を用いた半導体光増幅器、ラマン効果などの非線形効果をを用いた光増幅器などを用いることができる。

【0064】光源26から出力された光信号は、光変調器3aで発振器5から出力される電気的クロック信号によって強度変調されて光パルス信号となった後、光増幅器29でパワーレベルを増幅される。光増幅器29から出力された光パルス信号は、光変調器3bによって再び強度変調される。このとき、光変調器3bは、入力される光パルス信号と同期して変調動作するように、位相シフタ4により制御されるため、光変調器3bから出力される光パルスは、光変調器3bに入力される光パルスよりもパルス幅が短くなる($W1 > W2$)。位相シフタ制御回路9は、ディザ信号と位相比較器12の出力を入力とし、光検出器8の出力が最大となるように、位相シフタ4を制御している。この動作を、図18, 図19, 図20を用いて説明する。図18は、位相シフタの位相シフト量が最適であるときの様子を示している。このときには、図18の(b)に示すように、光変調器3bの透過率が最大となるように、位相シフト量が設定されている。図18の(a)のように、位相シフタ4の位相シフト量を周波数fのディザ信号で微小変調し、光変調器3bの駆動信号にディザ信号を重畳したときの光変調器3bから出力される光信号の低周波信号成分を図18の(c)に示す。光変調器3bから出力される低周波信号成分は、周波数2fの低周波信号成分となり、信号を示す図には周波数fの成分は存在しないため、光変調器3bの出力信号を示す図18の(c)とディザ信号を示す図18の(a)との同期検波出力はゼロとなり、誤差信号はゼロとなる。

【0065】図19は、位相シフタの位相シフト量が最適値よりも大きいときの動作を示している。このとき、光変調器3bの透過率は、図19の(b)の通りである。光変調器3bの駆動信号を、図19の(a)に示される周波数fのディザ信号で微小変調したときの光変調

器から出力される低周波信号成分を図19の(c)に示す。光変調器3bの出力信号を示す図19の(c)とディザ信号を示す図19の(a)の位相は反転しているため、同期検波出力は負となり、負の値の誤差信号が出力される。

【0066】図20は、位相シフタの位相シフト量が最適値よりも小さいときの動作を示している。このとき、光変調器3bの透過率は、図20の(b)の通りである。光変調器3bの駆動信号を、図20の(a)に示される周波数fのディザ信号で微小変調したときの光変調器から出力される低周波信号成分を図20の(c)に示す。光変調器3bの出力信号を示す図20の(c)とディザ信号を示す図20の(a)の位相は一致しているため、同期検波出力は正となり、正の値の誤差信号が出力される。

【0067】このようにして、位相シフト量は常に最適値となるようにフィードバック制御がかかるため、光増幅器29や伝送路に光信号の伝搬遅延時間の変動があっても、2台の光変調器3a, 3bの駆動信号は常に光信号と同期する。2台の光変調器が同期して動作するため、光パルス出力端子27からは短パルスが出力される。本発明は、同期検波を用いるために、比較的簡単な構成で高精度なフィードバック回路を実現できる利点がある。同期検波に使用するディザ信号の周波数は、入力される光パルス列繰り返し周波数とは無関係であるため、処理が簡単な1kHzから15kHz程度の低い周波数を選択することができる。また、ディザ信号は、微小振幅の交流成分であるため、直流成分である位相シフト量に対する誤差とはならない。

【0068】光変調器3a, 3bを駆動する電気的クロック信号を増幅するために、RF増幅器を用いることは本発明の適用を妨げるものとはならない。また、光変調器3a、或いは、3bを駆動する電気的クロック信号を過倍することもできる。また、光増幅器29が存在しなくても、光変調器3aと光変調器3bの間にある伝送路による光信号の伝搬遅延が存在するので、本発明の適用を妨げるものとはならない。また、位相制御回路90は、実施の形態1の図4で示したようなアルゴリズムを用いて構成してもよい。

【0069】実施の形態6. 図21は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図17との相違は、光分波器2aによって光変調器3aの出力信号が2分岐されることである。3aは第1の光変調器、29aは第1の光増幅器、3bは第2の光変調器、29bは第2の光増幅器、27aは第1の光パルス出力端子、5は発振器、4aは位相シフタ、8aは光検出器、12aは位相比較器、9aは位相シフタ制御回路、11はディザ信号発生回路、90aは第1の位相制御回路、90bは第2の位相制御回路である。位相シフタ制御回路9aは、加算器20a、増幅器21aに

よって構成される。位相比較器12aは、ミキサ17a、増幅器18a、低域透過フィルタ19aによって構成される。29bは第2の光増幅器、3cは第3の光変調器、2cは第3の光分波器、27bは第2の光パルス出力端子、4bは第2の位相シフタ、8bは光検出器、12bは位相比較器、9bは位相シフタ制御回路である。位相シフタ制御回路9bは、加算器20b、増幅器21bによって構成される。位相比較器12bは、ミキサ17b、増幅器18b、低域透過フィルタ19bによって構成される。ディザ信号発生回路11は、低周波微小振幅のディザ信号を出力する。光分波器2aによって分波されて光増幅器29aに入力された光信号は、実施の形態5と同様の原理で短パルス化されて光パルス出力端子27aより出力される。同様に、光分波器2aによって分波されて光増幅器29bに入力された光信号は、短パルス化されて光パルス出力端子27bより出力される。この実施の形態では、光信号を分岐させてパラレルに処理することにより、2つの光パルス出力端子27a、27bを提供することが可能である。この実施の形態では、第1と第2の位相制御回路90a、90bが1つのディザ信号発生回路11からディザ信号を入力しているが、第1と第2の光増幅器29a、29bの特性が異なる場合や伝送路長が異なる場合は、第1と第2の位相制御回路90a、90bに対して個別にディザ信号発生回路11を設けてもよい。

【0070】光分波器2aの分岐数を増やし、光パルス出力端子の数を必要に応じて増やすことも可能であることは、本実施の形態により明らかである。

【0071】実施の形態7. 図22は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図22において、26は光源、3aは第1の光変調器、29aは第1の光増幅器、3bは第2の光変調器、2aは第1の光分波器、29bは第2の光増幅器、3cは第3の光変調器、2bは第2の光分波器、27は光パルス出力端子である。5は発振器、4aは位相シフタ、8aは光検出器、12aは位相比較器、9aは位相シフタ制御回路、11aはディザ信号発生回路、90aは第1の位相制御回路、90bは第2の位相制御回路である。位相シフタ制御回路9aは、加算器20a、増幅器21aによって構成される。位相比較器12aは、ミキサ17a、増幅器18a、低域透過フィルタ19aによって構成される。4bは第2の位相シフタ、8bは光検出器、12bは位相比較器、9bは位相シフタ制御回路、11bはディザ信号発生回路である。位相シフタ制御回路9bは、加算器20b、増幅器21bによって構成される。位相比較器12bは、ミキサ17b、増幅器18b、低域透過フィルタ19bによって構成される。図17との相違は、第3の光変調器3cを設け、光信号をシリアルに処理することであり、光変調器3cを駆動する電氣的クロック信号の位相を最適化するために光検

出器8b、ディザ信号発生回路11b、位相比較器12b、位相シフタ制御回路9b、位相シフタ4bが用いられる。

【0072】動作原理は実施の形態5と同様であるが、シリアルに接続された3台の光変調器が同期して駆動されるため、図17の光パルス発生装置よりも短いパルス幅の光パルス信号を出力することができる。図22では、位相シフタ4a、位相シフタ4bが独立に制御される必要があるため、フィードバック制御に用いられるディザ信号発生回路11aとディザ信号発生回路11bは、異なった周波数のディザ信号を出力する。例えば、ディザ信号発生回路11aから出力されるディザ信号の周波数を10kHz、ディザ信号発生回路11bから出力されるディザ信号の周波数を15kHzとすることができる。

【0073】図22に示した構成に、更に、第4、第5の光変調器を縦列に接続し、同様のフィードバック制御を行うことで、更に短いパルス幅の光パルス信号を出力することができる。

【0074】実施の形態8. 図23は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図23において、図17との相違は、位相シフタ4が光変調器3aを駆動する電氣的クロック信号の位相を制御する構成としたことにある。光増幅器29で発生する光信号の伝搬遅延時間の変動を補償するように、光変調器3aから出力する光パルス信号の位相を制御するため、光変調器3bに入力される光パルスの位相、光パルス出力端子27から出力される光パルスの位相は変化しない。このため、図17と同様に、短いパルス幅の光パルス信号を発生できるのみならず、光パルス出力端子27から出力される光パルスの位相を一定とすることができる。

【0075】実施の形態9. 図24は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図24において、24はこの発明の位相変更部の一例である光遅延器、34は光遅延器制御回路、91はこの発明の制御回路の一例である遅延制御回路である。光遅延器制御回路34は、加算器20、増幅器21によって構成される。加算器20、増幅器21は、いずれも演算増幅器によって容易に実現できる。遅延制御回路91は、ディザ信号発生回路11、位相比較器12、光遅延器制御回路34によって構成される。遅延制御回路91は、図4に示したようなアルゴリズムを用いて構成してもよい。

【0076】光遅延器24は、光遅延器制御回路34から出力される制御信号によって光信号の伝搬遅延時間を制御できるデバイスである。光遅延器24としては、ステップモータによって光伝搬経路長を変化させるデバイス、ピエゾ素子によって光ファイバに応力を加えて伝搬遅延時間を制御するデバイス、異なる経路をスイッチに

よって切り換えて遅延時間を可変とするデバイス等を使用することができる。

【0077】基本的な動作は、図17と同様であり、光遅延器24の光遅延量は、常に最適値となるようにフィードバック制御がかかるため、光増幅器29に光信号の伝搬遅延時間の変動があっても、2台の光変調器3a、3bの駆動信号は、常に光信号と同期する。2台の光変調器が同期して動作するため、光パルス出力端子27からは短パルスが出力される。光増幅器29で発生する光信号の伝搬遅延時間の変動を補償するように、光変調器3aから出力する光パルス信号の位相を制御するため、光変調器3bに入力される光パルスの位相、光パルス出力端子27から出力される光パルスの位相は変化しない。このため、光パルス出力端子27から出力される光パルスの位相を一定とすることができる。

【0078】実施の形態10. 図25は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図25において、91aはこの発明の制御回路の一例である遅延制御回路である。この発明の位相変更部は、位相シフタ4と光遅延器24によって構成される。光遅延器制御回路34は、増幅器21によって構成される。

【0079】図24との相違は、ディザ信号を位相シフタ4の位相シフト量に重畳した点にある。光検出器8で検出される信号は、ディザ信号を光遅延器24に重畳した図24の場合も、位相シフタ4に重畳した図25の場合も同じであるため、動作は同じである。しかし、一般に光遅延器24にディザ信号を重畳するよりも、位相シフタにディザ信号を重畳の方が容易である。実現されている多くの光遅延器は、ステップモータやピエゾ素子など比較的応答周波数が低い可動部を含んでいるために、低周波数の交流成分を有するディザ信号に対して応答してしまうという問題が生じることが多いためである。本実施の形態では、低周波数のディザ信号は、光遅延器24に入力されず、誤差信号Eから生成された直流成分の制御信号が光遅延器24に入力されるため、光遅延器としては応答が低速なデバイスを使用することができる。

【0080】実施の形態11. 図26は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。この実施の形態では、前述した第1と第2の光変調器を1つの光変調器で代替する場合を説明する。図26において、35aは第1の偏波合分波器、35bは第2の偏波合分波器、45は偏波状態変換器である。

【0081】光源26から出力する光信号の偏波状態は、所定の偏波状態(P波)に調整されている。光源26から出力された光信号は、光変調器3で発振器5から出力された電氣的クロック信号によって強度変調されて光パルス信号となった後、光増幅器29でパワーレベルを増幅される。偏波合分波器35a、35bは、入力さ

れる光信号の偏波状態(P波又はS波)によって出力されるポートが異なるデバイスであり、偏光ビームスプリッタ、偏光プリズムとして市販されている。光源26から出力する光信号の偏波状態は、所定の偏波状態(P波)に調整されているため、偏波合分波器35aは光源から出力された光信号を光変調器3に出力する。光変調器3から出力された光信号は、偏波合分波器35bによって光遅延器24に出力される。光遅延器24によって所定の遅延を与えられた光信号は、光増幅器29によってパワーレベルを増幅されて偏波状態変換器45に入力される。偏波状態変換器45によって光信号は偏波を直交させ(P波→S波)、偏波合分波器35bに入力される。この光信号は、再び光変調器3に出力される。光変調器3によって再度変調された光パルスは、偏波合分波器35aによって光分波器2へと出力される。このとき、光パルスが光源26に出力されないのは、偏波状態(S波)が光源26から出力されたときの偏波状態(P波)と直交しているためである。このように、光信号は、光変調器3を往復することとなり、2度強度変調される。光遅延器24を制御することによって、光変調器3は入力される光パルス信号と同期して変調動作するため、短いパルス幅を持つパルス幅を光パルス出力端子27より出力する。光遅延器の制御原理は、図24と同様である。

【0082】偏波合分波器35a、35bを、光合分波器に置き換えることは可能である。光合分波器としては、光カプラなど安価なデバイスを用いることができる。しかし、光カプラには原理的に合波損失、分岐損失があるため、光S/N比(Optical Signal Noise Ratio)の観点からは好ましくない。

【0083】実施の形態12. 図27は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図27において、26aは第1の光源、26bは第2の光源、3aは第1の光変調器、3bは第2の光変調器、33は光合波器、29は光増幅器、3cは第3の光変調器、4aは第1の位相シフタ、4bは第2の位相シフタである。

【0084】図23との相違は、波長の異なる光信号を出力する2つの光源を設けたことであり、光パルス出力端子からは、波長の異なる2波長の短パルスを出力することができる。第1の光源から出力された光信号は、第1の光変調器3a及び第3の光変調器3cによって短パルス化される。第2の光源26bから出力された光信号は、第2の光変調器3b及び第3の光変調器3cによって短パルス化される。光変調器3aを駆動する電氣的クロック信号の位相は、第1の位相シフタ4aによって制御される。第1の位相シフタ4aへの駆動信号は、第1の位相シフタ制御回路9aによって出力される。第1のディザ信号発生回路11aは、低周波数の微小振幅のデ

ィザ信号を出力し、ディザ信号は、加算器20aによって位相シフト4aに印加される。光検出器8から出力された電気信号とディザ信号を位相比較器12aによって同期検波する。位相比較器12aの出力信号を誤差信号として加算器20aに入力することで、フィードバック回路を構成する。同様に、光変調器3bを駆動する電気的クロック信号の位相は、第2の位相シフト4bによって制御される。第2の位相シフト4bへの駆動信号は、第2の位相シフト制御回路9bによって出力される。第2のディザ信号発生回路11bは、低周波数の微小振幅のディザ信号を出力し、ディザ信号は、加算器20bによって位相シフト4bに印加される。光検出器8から出力された電気信号とディザ信号を位相比較器12bによって同期検波する。位相比較器12bの出力信号を誤差信号として加算器20bに入力することで、フィードバック回路を構成する。ここで、第1のディザ信号発生回路11aと第2のディザ信号発生回路11bは、異なった周波数のディザ信号を出力する。例えば、第1のディザ信号発生回路11aから出力されるディザ信号の周波数を10kHz、第2のディザ信号発生回路11bから出力されるディザ信号の周波数を15kHzとすることができる。

【0085】図27に示した構成に、更に、第3、第4の光源を並列に接続し、同様のフィードバック制御を行うことで3波長、4波長の短パルスを出力することができる。

【0086】実施の形態13。図28は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図28において、92は遅延制御回路である。位相シフト制御回路9は、加算器20a、20b、増幅器21aによって構成される。41は温度検出回路、37は基準電圧発生器、40は温度ドリフト検出回路、39は減算器、21bは増幅器である。

【0087】図17との相違は、温度検出回路41、基準電圧発生器37、温度ドリフト検出回路40を設け、フィードフォワード制御を加えたことである。温度検出回路41は、装置内温度、例えば、光増幅器29の温度を検出する。温度検出回路41は、温度によって抵抗値が変化するサーミスタ素子、或いは、温度検出用半導体素子などを用いることができる。温度検出回路41の出力信号と基準電圧発生器から出力される基準電圧との差を減算器39計算することによって、光増幅器29の温度変化を検知することができる。光変調器3bへ入力する光パルスの遅延時間の変動は、主として光増幅器29の伝搬遅延時間の変動によって生ずる。光増幅器29の伝搬遅延時間は、光増幅器の温度変化によって発生するため、光増幅器の温度変化を検出することで光変調器3bへ入力する光パルスの遅延時間の変動を予測することが可能である。温度ドリフト検出回路40の出力信号を加算器20bに入力することで、予測した遅延時間の変

動を補償するように、位相シフト4で発生する位相シフト量をフィードフォワード制御することができる。

【0088】フィードフォワード制御を追加することによって、フィードバック回路が補償すべき誤差を減少することが可能となるため、より高精度な処理を実現できる。また、仮に極めて大きな誤差が発生し、フィードバック回路の引き込み範囲を外れるような場合にも、フィードフォワード制御によって誤差をフィードバック制御の引き込み範囲内にまで減少させることができるため、広いダイナミックレンジを実現できる。このため、光パルス発生装置の動作温度範囲を拡大できる。

【0089】実施の形態14。図29は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図29において、36は波長検出回路、37は基準電圧発生器、38は波長ドリフト検出回路、39は減算器、21bは増幅器である。

【0090】図17との相違は、波長検出回路36、基準電圧発生器37、波長ドリフト検出回路38を設け、フィードフォワード制御を加えたことである。波長検出回路36は、光源26の温度制御回路の出力、或いは、波長計等を用いることができる。波長検出回路36の出力信号と基準電圧発生器37から出力される基準電圧との差を減算器39で計算することによって、光源26から出力される光信号の波長変化を検知することができる。光変調器3bへ入力する光パルスの遅延時間の変動は、主として光増幅器29の伝搬遅延時間の変動によって生ずる。光増幅器29の伝搬遅延時間は、光信号の波長変化によって発生するため、光増幅器へ入力される光信号の波長変化を検出することで、光変調器3bへ入力する光パルスの遅延時間の変動を予測することが可能である。波長ドリフト検出回路38の出力信号を加算器20bに入力することで、予測した遅延時間の変動を補償するように、位相シフト4で発生する位相シフト量をフィードフォワード制御することができる。

【0091】フィードフォワード制御を追加することによって、フィードバック回路が補償すべき誤差を減少することが可能となるため、より高精度な処理を実現できる。また、仮に極めて大きな誤差が発生し、フィードバック回路の引き込み範囲を外れるような場合にも、フィードフォワード制御によって誤差をフィードバック制御の引き込み範囲内にまで減少させることができるため、広いダイナミックレンジを実現できる。

【0092】図28に示した温度ドリフト検出回路を用いたフィードフォワード制御と、図29に示す波長ドリフト検出回路を用いたフィードフォワード制御を併用することは、更に、制御精度の向上を実現する。また、図28に示した温度ドリフト検出回路を用いたフィードフォワード制御や、図29に示す波長ドリフト検出回路を用いたフィードフォワード制御は、この発明の他の実施の形態と併用することが可能である。

【0093】実施の形態15. 図30は、この発明の一実施の形態である光パルス発生装置を示す構成ブロック図である。図17との相違は、図17における光変調器3a, 3bを半導体電界吸収型光変調器42a, 42bに置き換えたことである。

【0094】図11で説明したように、半導体電界吸収型光変調器は急峻なゲートを実現できるために、より短いパルス幅の光パルスを出力できる。位相シフトの位相シフト量がわずかに変化すると、光変調器を透過する光強度は大きく変化するため、最適な位相シフト量を高感度に検出することが可能である。半導体電界吸収型光変調器は、急峻なゲートを提供するために、位相シフト量が最適値から大きくずれた場合には、半導体吸収型光変調器42bから出力される光強度が小さくなり、誤差信号が検出できないことがある。このような場合には、図28に示した温度ドリフト検出回路を用いたフィードバック制御や、図29に示した波長ドリフト検出回路を用い、フィードバック制御を併用することが望ましい。

【0095】実施の形態16. 図31は、この発明の一実施形態である光パルス発生装置を示す構成ブロック図である。図31において、26は所定波長の光信号を発振する光源、3aは第1の光変調器、29は光増幅器、3bは第2の光変調器、2は光分波器、27は光パルス出力端子、5は所定周波数の電氣的クロック信号を出力する発振器、4はこの発明の位相変更部の一例である位相シフト、8は光検出器、92はクロック再生回路、12は位相比較器、9は位相シフト制御回路、28aはこの発明の第1の変調信号生成回路の一例である第1のRF(Radio Frequency)増幅器、28bはこの発明の第2の変調信号生成回路の一例である第2のRF増幅器である。99はこの発明の制御回路の一例である位相制御回路である。位相制御回路99は、前記光検出器8から出力される電氣信号と、発振器5から出力される電氣的クロック信号とを入力して、電氣信号と電氣的クロック信号との位相が一致するように、前記位相シフト4の位相変更量を制御する。クロック再生回路92は、例えば、リミッタ増幅器93a, 93b、バンドパスフィルタ94によって構成される。位相シフト制御回路9は、増幅器21によって構成される。増幅器21は、演算増幅器によって容易に実現できる。位相比較器12は、ミキサ17、増幅器18、低域透過フィルタ19によって構成される。位相制御回路99は、クロック再生回路92と位相比較器12と位相シフト制御回路9によって構成される。

【0096】光源26としては、半導体レーザダイオード、ファイバレーザ、固体レーザなどを用いることができる。光変調器3a, 3bとしては、リチウムナイオベイト(LiNbO₃: Lithium Niobate) マッハツェンダ(Mach-Zehnder)型光

変調器、半導体電界吸収型光変調器など、電氣信号によって光強度を制御できるものを用いることができる。位相シフト4は、電氣信号によって位相シフト量を制御できるデバイスであり、実施の形態1で説明した通り、多くのタイプのデバイスを市場から購入できる。光増幅器29としては、希土類をドープしたファイバを用いるファイバ増幅器や半導体を用いた半導体光増幅器、ラマン効果などの非線形効果を用いた光増幅器などを用いることができる。

【0097】光源26から出力された光信号は、光変調器3aで発振器5から出力される電氣的クロック信号によって強度変調されて光パルス信号となった後、光増幅器29でパワーレベルを増幅される。光増幅器29から出力された光パルス信号は、光変調器3bによって再び強度変調される。このとき、光変調器3aは、光変調器3bに入力される光パルス信号と同期して変調動作するように、位相制御回路99を介して位相シフト4により制御されるため、光変調器3bから出力される光パルスは、光変調器3bに入力される光パルスよりもパルス幅が短くなる。この動作及び効果は、実施の形態5と同様である。クロック再生回路92は、光検出器8から出力された電氣信号を入力して再生クロック信号を出力する。位相比較器12は、クロック再生回路92から出力される再生クロック信号と発振器5から出力される電氣的クロック信号とを入力とし、再生クロック信号の位相と電氣的クロック信号の位相を比較し、誤差がゼロとなるように、位相シフト4を制御している。この動作を、図32, 図33, 図34を用いて説明する。

【0098】図32は、位相シフトの位相シフト量が最適値よりも大きいときの動作を示している。光検出器8の出力信号は図32の(a)の通りである。クロック再生回路92は、光検出器8の信号より再生クロック信号を図32の(b)のように抽出する。クロック再生回路から出力される再生クロック信号と、図32の(c)に示される第2の変調信号生成回路(この場合には、RF増幅器28b)へ入力される電氣的クロック信号とをミキサ17に入力すると、ミキサ17の出力信号は図32の(d)の通りとなる。この信号を低域透過フィルタ19に入力すると、正の値の誤差信号が出力され、位相シフトの位相シフト量は小さくなる。即ち、図32の(c)に示す電氣的クロック信号の位相が最適パルス位置の方向(図中、左方向)にシフトする。

【0099】図33は、位相シフトの位相シフト量が最適値よりも小さいときの動作を示している。光検出器8の出力信号は図33の(a)の通りである。クロック再生回路92は、光検出器8の信号より再生クロック信号を図33の(b)のように抽出する。クロック再生回路から出力される再生クロック信号と、図33の(c)に示される第2の変調信号生成回路(この場合には、RF増幅器28b)へ入力される電氣的クロック信号とをミ

キサ17に入力すると、ミキサ17の出力信号は図33の(d)の通りとなる。この信号を低域透過フィルタ19に入力すると、負の値の誤差信号が出力され、位相シフタの位相シフト量は大きくなる。即ち、図33の(c)に示す電氣的クロック信号の位相が最適パルス位置の方向(図中、右方向)にシフトする。

【0100】図34は、位相シフタの位相シフト量が最適であるときの様子を示している。光検出器8の出力信号は、図34の(a)の通りである。クロック再生回路92は、光検出器8の信号より再生クロック信号を図34の(b)のように抽出する。クロック再生回路から出力される再生クロック信号と、図34の(c)に示される第2の変調信号生成回路(この場合には、RF増幅器28b)へ入力される電氣的クロック信号とをミキサ17に入力すると、ミキサ17の出力信号は図34の(d)の通りとなる。この信号を低域透過フィルタ19に入力すると、出力される誤差信号はゼロとなる。即ち、電氣的クロック信号の位相は変化しない。

【0101】このようにして、位相シフト量は常に一定値となるように制御がかかるため、光増幅器29や伝送路に光信号の伝搬遅延時間の変動があっても、2台の光変調器3a、3bの駆動信号の位相は、常に一定に保たれる。なお、光分波器2から第2の光変調器3bまでの伝搬遅延時間と、光分波器2からミキサ17までの伝搬遅延時間と、発振器5からミキサ17までの伝搬遅延時間と、発振器5から第1の光変調器3aまでの伝搬遅延時間とは、それぞれ異なっている。このため、ミキサ17で誤差がゼロになるように、制御しても光変調器3aが同期するとは限らない。そこで、図35に示すように、光変調器3aと光変調器3bを駆動する変調信号の位相が完全に一致するように、位相シフタ制御回路9の出力に適当なオフセット電圧Vを与える加算器100を付加することによって、位相関係を調整するようにしてもよい。2台の光変調器が完全に同期して動作するため、光パルス出力端子27からは短パルスが出力される。本発明は、同期検波を用いるために、比較的簡単な構成で高精度な制御回路を実現できる利点がある。また、本発明では、ディザ信号の重量を必要としない利点がある。

【0102】本発明は、実施の形態5で説明したような出力を最大にするような制御をしていないので、光変調器3a、3bの出力波形には依存しない利点がある。従って、実施の形態16では、第1の変調信号生成回路、第2の変調信号生成回路としてRF増幅器を用いているが、変調信号生成回路としては、周波数通倍器、波形成型器、或いは、変調器などを用いることができる。また、光増幅器29が存在しなくても、光変調器3aと光変調器3bの間に、ある伝送路による光信号の伝搬遅延が存在するので、本発明の適用を妨げるものとはならな

い。また、発振器5が十分パワーのある電氣的クロック信号を発生する場合は、第1の変調信号生成回路、第2の変調信号生成回路は不用である。また、図36に示すように、位相シフタ4を第2の変調信号生成回路の入力に用いることも、本発明の適用を妨げない。図36に示す構成は、制御対象(ここでは、位相シフタ4)で発生した変化を検出して制御対象へ帰還するものではないため、一種のフィードフォワード回路と見ることができ。このようなフィードフォワード回路でも、発明の目的は十分達成されることを発明者は実験により確認している。また、図37又は図38に示すように、光分波器2は、光変調器3bの入力側ではなく、出力側にあってもよい。また、実施の形態5で説明した図17においても、光分波器2は、光変調器3bの入力側ではなく、出力側にあってもよい。

【0103】実施の形態17. 図39は、この発明の一形態であるパルス発生装置を示す構成ブロック図である。識別器97は、例えば、Dタイプフリップフロップで実現することができる。Dタイプフリップフロップは、データ入力Dから入力されるデータをクロック入力Cから入力されるクロック信号により遅延させてアウトプットQへ出力するものである。即ち、データ信号入力端子98から入力されたデータは、クロック信号に同期して光変調器3bに出力される。即ち、光変調器3bに入力される光信号と光変調器3bを駆動する変調信号とを同期させることができる。その他の動作原理は、図31と同様である。図39に示す場合は、RZ(Return to Zero)フォーマットの信号をNRZ(Non Return to Zero)フォーマットの信号で変調する場合を示している。なお、光変調器3aと光変調器3bを駆動する変調信号の位相関係は、図35に示したように、位相シフタ制御回路9の出力に適当なオフセット電圧Vを与える加算器100を付加することによって調整できる。両者の位相関係は、光増幅器29やその他の伝送路や回路により発生する位相変動量が変わっても、オフセット電圧Vを調整することにより一定に保たれる。本実施形態では、光変調器3aによって生成される光パルスをデータ信号入力端子98から入力されるデータ信号によって変調するため、変調されたパルスを発生する光パルス発生装置を提供することができる。変調方式としては、強度変調方式、位相変調方式、周波数変調方式、偏波面変調方式などを用いることができる。なお、図35～図38に示した構成に、図39に示した識別器97を用いても構わない。

【0104】実施の形態18. 図40は、この発明の一形態であるパルス発生装置を示す構成ブロック図である。図40において、26は所定波長の光信号を発振する光源、3aは第1の光変調器、24は光遅延器、29は光増幅器、3bは第2の光変調器、2は光分波器、2

7は光パルス出力端子、5は発振器、8は光検出器、92はクロック再生回路、12は位相比較器、34は光遅延器制御回路、28はこの発明の第1の変調信号生成回路の一例である第1のRF増幅器、97はこの発明の第2の変調信号生成回路の一例である識別器、98はデータ信号入力端子、101はこの発明の制御回路の一例である遅延制御回路である。クロック再生回路92は、例えば、リミッタ増幅器93a、93b、バンドパスフィルタ94によって構成される。光遅延器制御回路34は、増幅器21によって構成される。増幅器21は、演算増幅器によって容易に実現できる。位相比較器12は、ミキサ17、増幅器18、低域透過フィルタ19によって構成される。遅延制御回路101は、クロック再生回路92、位相比較器12、光遅延器制御回路34によって構成される。

【0105】基本的な動作は、図39と同様である。位相比較器12から出力される誤差信号を光遅延器24に入力することによって、光変調器3aと光変調器3bを同期することができる。光遅延器24は、光増幅器29の入力ではなく、光増幅器29の出力に接続することもできる。また、光分波器2は、図37又は図38に示したように、光変調器3bの入力ではなく、光変調器3bの出力に接続することもできる。

【0106】実施の形態19. 図41は、この発明の一実施の形態である偏波スクランブラを用いたビット同期回路を示す構成ブロック図である。図41において、26は所定波長の光信号を出力する光源、3は光変調器、97は第1の変調信号生成回路である識別器、98はデータ信号入力端子、5は発振器、29は光変調器3の損失を補償する光増幅器、95は光変調器の一形態である偏波スクランブラ、2は光分波器、27は光信号出力端子、28は第2の変調信号生成回路の一形態であるRF増幅器、8は光検出器、92はクロック再生回路、12は位相比較器、9は位相シフト制御回路、102はこの発明の制御回路の一例である位相制御回路である。クロック再生回路92は、例えば、リミッタ増幅器93a、93b、逡倍器96、バンドパスフィルタ94によって構成される。位相シフト制御回路9は、増幅器21によって構成される。増幅器21は、演算増幅器によって容易に実現できる。位相比較器12は、ミキサ17、増幅器18、低域透過フィルタ19によって構成される。

【0107】動作を説明する。光源26から発せられた光信号は、光変調器3で強度変調される。変調フォーマットとしてはNRZ(Non Return to Zero)が一般的である。光変調器3の駆動信号は、発振器5より出力されるクロック信号とデータ信号入力端子98より入力されるデータ信号から識別器97によって生成される。識別器97の出力は、必要に応じて電圧増幅回路(図示せず)によって増幅されるのが一般的である。強度変調された光は光増幅器29で損失補償され

る。これまでに説明した実施の形態と同様、光増幅器29は、数m~数十mの光ファイバで構成されるため環境温度による伝搬遅延時間変動が無視できない。偏波スクランブラ95に入射した強度変調された光信号は、RF増幅器28から出力されたクロック信号で偏波スクランブルされるが、データ信号Dと偏波スクランブル信号Sの位相関係を一定にしなければならない。偏波スクランブラから出力される光は、光分波器2でその一部が分岐され、光検出器8で光信号が電気信号に変換される。このとき、偏波スクランブルに伴う強度変化は生じていないので、光検出器8で検出される電気信号は、光変調器3によって印加された強度変調信号から検出される電気信号と同じ電気信号である。変換された電気信号から、クロック再生回路92によって再生クロック信号が再生される。クロック再生回路92は、ミキサで構成された逡倍器96、バンドパスフィルタ94及び増幅器、或いは、リミッタで構成できる。また、クロック再生回路92に、フェーズロックループ回路を用いても、同様の効果が得られる。再生クロック信号と発振器5から出力された電気的クロック信号は、ミキサ17で位相比較される。ミキサ17における電気的クロック信号の位相と、光検出器8で検出した電気信号から再生されたクロック信号の位相(データ位相)との関係に対応した電圧信号は、増幅器21で所定の基準電圧と比較され、誤差信号を発生する。この誤差信号により位相シフト4が駆動され、偏波スクランブラにおけるデータ信号Dの位相と偏波スクランブル信号Sの位相が同期することになる。例えば、図42に示すように、データ信号Dの各ビットの中心で偏波スクランブル信号Sがゼロレベルになるように制御することができる。偏波スクランブル信号Sがゼロレベルを交差するときに、偏波をスイッチングすることにより、各ビットの中央において偏波のスイッチングが行われる。両者の位相関係は、上述の増幅器21の基準電圧を変えることで変更することができる。

【0108】ここで、不確定な位相変動を生ずるのは光増幅器29であり、それ以外の電気信号の接続線や偏波スクランブラ出力から光検出器までの光路は十分短いものとし、これらの変動は無視できると仮定している。従って、偏波スクランブラ95へ入力される光信号を光分波器2により分岐して光検出器8に入力しても、同様の効果を得ることができる。もし、これらの変動を無視できない場合は、図35に示したように、加算器100を付加してオフセット電圧Vを入力するようにしてもよい。

【0109】

【発明の効果】第1及び第17の発明に係わる光パルス位置検出回路及びその方法は、上記のように構成されており、光パルス列を光変調器に入力し、光変調器を駆動する電気的クロック信号の位相を、光変調器から出力される光信号強度が最大となるように制御し、光変調器が

ら出力される光信号強度が最大となる時の位相シフト量を出力するため、光パルスの位置を正確に検出することができる。

【0110】第2及び第18の発明に係わる光パルス位置検出回路及びその方法は、上記のように構成されており、光パルス列を光変調器に入力し、光変調器を駆動する電氣的クロック信号の位相にディザ信号を重畳し、光変調器から出力される光信号から抽出したディザ信号成分と前記電氣的クロック信号の位相に重畳したディザ信号を同期検波し、前記同期検波出力を位相シフトにフィードバックすることで、光変調器から出力される光強度が最大となるように前記位相シフトの位相シフト量を制御し、光変調器から出力される光信号強度が最大となる時の位相シフト量を出力するため、光パルスの位置を高精度に検出することができる。

【0111】第3の発明に係わる光パルス位置検出回路は、上記のように構成されており、光パルス列の繰り返し周期を変化させ、光パルス列の繰り返し周期と位相シフト量との関係を演算することによって光パルス列が伝送路を伝搬する時間を広いダイナミックレンジで検出することができる。

【0112】第4の発明に係わる光パルス位置検出回路は、上記のように構成されており、光変調器としては半導体電界吸収型光変調器を用いるため、パルス位置をより高精度に検出することができる。

【0113】第5及び第19の発明に係わる光パルス発生装置及びその方法は、上記のように構成されており、光検出器の出力が最大となるように光信号の位相を変更するので、位相変更量は、常に最適値となるようにフィードバック制御がかかる。このとき、第1の光変調器と第2の光変調器が同期して動作するため、パルス幅が短い光パルスを出力することができる。

【0114】第6及び第20の発明に係わる光パルス発生装置及びその方法は、上記のように構成されており、位相変更量にディザ信号成分を加え、光変調器から出力される光信号から抽出したディザ信号成分とディザ信号を同期検波し、前記同期検波出力をフィードバックするので、光変調器から出力される光信号強度が最大となる。

【0115】第7の発明に係わる光パルス発生装置は、上記のように構成されており、位相シフト制御回路はディザ信号と位相比較器出力を入力とし、光検出器の出力が最大となるように第2の光変調器を駆動する信号に位相シフトを与える位相シフトを制御するので、位相シフト量は常に最適値となるようにフィードバック制御がかかる。このとき、第1の光変調器と第2の光変調器が同期して動作するため、パルス幅が短い光パルスを出力することができる。また、第2の光変調器に入力される光パルス信号の伝搬遅延時間の変動を補償するように動作する場合は、出力される光パルスの位相を常に一定とす

ることができる。

【0116】第8の発明に係わる光パルス発生装置は、上記のように構成されており、光遅延器制御回路はディザ信号と位相比較器出力を入力とし、光検出器の出力が最大となるように第2の光変調器に入力される光信号に遅延を与える光遅延器を制御するので、遅延時間は常に最適値となるようにフィードバック制御がかかる。このとき、第1の光変調器と第2の光変調器が同期して動作するため、パルス幅が短い光パルスを出力することができる。また、第2の光変調器に入力される光パルス信号の伝搬遅延時間の変動を補償するように動作するため、出力される光パルスの位相を常に一定とすることができる。

【0117】第9の発明に係わる光パルス発生装置は、上記のように構成されており、第1又は第2の光変調器を駆動する信号の位相にディザ信号を重畳し、光検出器の出力が最大となるように第2の光変調器に入力される光信号に遅延を与える光遅延器を制御する。ディザ信号を位相シフトに重畳するため、光遅延器としては応答が低速であるデバイスを使用することができる。

【0118】第10の発明に係わる光パルス発生装置は、上記のように構成されており、光変調器には光信号が往復し、かつ、光変調器に入力される光パルスと光変調器の駆動信号は同期するために、パルス幅が短い光パルスを出力することができる。この発明では、光変調器を1台しか必要としないため、構成を簡略化することができる。

【0119】第11の発明に係わる光パルス発生装置は、上記のように構成されており、第1の光源と第2の光源から出力された光信号を同時に短パルス化できるため、2波長の光パルスを出力できる。

【0120】第12の発明に係わる光パルス発生装置は、上記のように構成されており、温度ドリフト検出回路の出力信号をもとに、予測した遅延時間の変動を補償するように位相シフトの位相シフト量をフィードフォワード制御することができるため、より高精度にパルス幅が短い光パルスを出力することができる。また、広い温度範囲で動作することができる。

【0121】第13の発明に係わる光パルス発生装置は、上記のように構成されており、波長ドリフト検出回路の出力信号をもとに、予測した遅延時間の変動を補償するように位相シフトの位相シフト量をフィードフォワード制御することができるため、より高精度にパルス幅が短い光パルスを出力することができる。

【0122】第14の発明に係わる光パルス発生装置は、上記のように構成されており、光変調器としては、半導体電界吸収型光変調器を用いるために、よりパルス幅が短い光パルスを出力することができる。

【0123】第15の発明に係わる光パルス発生装置は、上記のように構成されており、光信号をパラレルに

処理するので、複数の光パルス列を出力することができる。

【0124】第16の発明に係わる光パルス発生装置は、上記のように構成されており、光信号をシリアルに処理するので、短パルスの光パルス列を出力することができる。

【0125】第21及び第27の発明に係わる光パルス発生装置及びその方法は、上記のように構成されており、第1又は第2の光変調器に入力される光信号から抽出した再生クロック信号と、第1又は第2の光変調器を駆動する電氣的クロック信号との位相が一致するように位相制御をする。こうして、高精度に第1の光変調器と第2の光変調器が同期して動作するため、パルス幅が短い光パルスを出力することができる。

【0126】第22及び第28の発明に係わる光パルス発生装置及びその方法は、上記のように構成されており、再生クロック信号と電氣的クロック信号を位相比較して遅延時間変動を検出するので、簡単な構成で高精度の制御回路を実現できる。

【0127】第23の発明に係わる光パルス発生装置は、上記のように構成されており、位相シフト制御回路は位相比較器出力を入力とし、光変調器を駆動する信号に位相シフトを与える位相シフトを制御するので、位相シフト量は常に最適値となるように制御がかかる。

【0128】第24の発明に係わる光パルス発生装置は、上記のように構成されており、光遅延器制御回路は位相比較器出力を入力とし、光変調器に入力される光信号に遅延を与える光遅延器を制御するので、遅延時間は常に最適値となるように制御がかかる。

【0129】第25の発明に係わる光パルス発生装置は、上記のように構成されており、光変調器をデータ信号で変調することによって変調された光パルスを出力することができる。

【0130】第26の発明に係わる光パルス発生装置は、上記のように構成されており、偏波スクランブラを駆動する電氣的クロック信号の位相をデータ位相と所定の関係に同期させることができるため、ファイバの分散や非線形屈折率変化により受信端子で振幅変動が発生しても信号の識別に有利なように、アイの開口をより大きくすることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1に係わる光パルス位置検出回路の基本構成を示すブロック図である。

【図2】 本発明の実施の形態1に係わる光パルス位置検出回路の位相シフトを示す図である。

【図3】 本発明の実施の形態1に係わる光パルス位置検出回路の動作説明図である。

【図4】 本発明の実施の形態1に係わる光パルス位置検出回路の動作説明図である。

【図5】 本発明の実施の形態1に係わる光パルス位置

検出回路の動作説明図である。

【図6】 本発明の実施の形態2に係わる光パルス位置検出回路の基本構成を示すブロック図である。

【図7】 本発明の実施の形態2に係わる光パルス位置検出回路の位相シフト量が最適の場合の動作説明図である。

【図8】 本発明の実施の形態2に係わる光パルス位置検出回路の位相シフト量が最適の場合の動作説明図である。

【図9】 本発明の実施の形態2に係わる光パルス位置検出回路の位相シフト量が大きい場合の動作説明図である。

【図10】 本発明の実施の形態2に係わる光パルス位置検出回路の位相シフト量が大きい場合の動作説明図である。

【図11】 本発明の実施の形態2に係わる光パルス位置検出回路の位相シフト量が小さい場合の動作説明図である。

【図12】 本発明の実施の形態2に係わる光パルス位置検出回路の位相シフト量が小さい場合の動作説明図である。

【図13】 本発明の実施の形態3に係わる光パルス位置検出回路の基本構成を示すブロック図である。

【図14】 本発明の実施の形態4に係わる光パルス位置検出回路の基本構成を示すブロック図である。

【図15】 本発明の実施の形態4に係わる光パルス位置検出回路の動作説明図である。

【図16】 本発明の実施の形態4に係わる光パルス位置検出回路の動作説明図である。

【図17】 本発明の実施の形態5に係わる光パルス発生装置の基本構成を示すブロック図である。

【図18】 本発明の実施の形態5に係わる光パルス発生装置の位相シフト量が最適の場合の動作説明図である。

【図19】 本発明の実施の形態5に係わる光パルス発生装置の位相シフト量が大きい場合の動作説明図である。

【図20】 本発明の実施の形態6に係わる光パルス発生装置の位相シフト量が小さい場合の動作説明図である。

【図21】 本発明の実施の形態6に係わる光パルス発生装置の基本構成を示すブロック図である。

【図22】 本発明の実施の形態7に係わる光パルス発生装置の基本構成を示すブロック図である。

【図23】 本発明の実施の形態8に係わる光パルス発生装置の基本構成を示すブロック図である。

【図24】 本発明の実施の形態9に係わる光パルス発生装置の基本構成を示すブロック図である。

【図25】 本発明の実施の形態10に係わる光パルス発生装置の基本構成を示すブロック図である。

41

【図26】 本発明の実施の形態11に係わる光パルス発生装置の基本構成を示すブロック図である。

【図27】 本発明の実施の形態12に係わる光パルス発生装置の基本構成を示すブロック図である。

【図28】 本発明の実施の形態13に係わる光パルス発生装置の基本構成を示すブロック図である。

【図29】 本発明の実施の形態14に係わる光パルス発生装置の基本構成を示すブロック図である。

【図30】 本発明の実施の形態15に係わる光パルス発生装置の基本構成を示すブロック図である。

【図31】 本発明の実施の形態16に係わる光パルス発生装置の基本構成を示すブロック図である。

【図32】 本発明の実施の形態16に係わる光パルス発生装置の位相シフト量が小さいと場合の動作説明図である。

【図33】 本発明の実施の形態16に係わる光パルス発生装置の位相シフト量が大きいと場合の動作説明図である。

【図34】 本発明の実施の形態16に係わる光パルス発生装置の位相シフト量が最適な場合の動作説明図である。

【図35】 本発明の実施の形態16に係わる光パルス発生装置の基本構成を示すブロック図である。

【図36】 本発明の実施の形態16に係わる光パルス発生装置の基本構成を示すブロック図である。

【図37】 本発明の実施の形態16に係わる光パルス発生装置の基本構成を示すブロック図である。

【図38】 本発明の実施の形態16に係わる光パルス発生装置の基本構成を示すブロック図である。

【図39】 本発明の実施の形態17に係わる光パルス発生装置の基本構成を示すブロック図である。

【図40】 本発明の実施の形態18に係わる光パルス発生装置の基本構成を示すブロック図である。

【図41】 本発明の実施の形態19に係わる光パルス

42

発生装置の基本構成を示すブロック図である。

【図42】 本発明の実施の形態19に係わるデータ信号Dと偏波スクランブル信号Sの位相関係を示すブロック図である。

【図43】 従来例1を示すブロック図である。

【図44】 従来例1を説明する図である。

【図45】 従来例2を示すブロック図である。

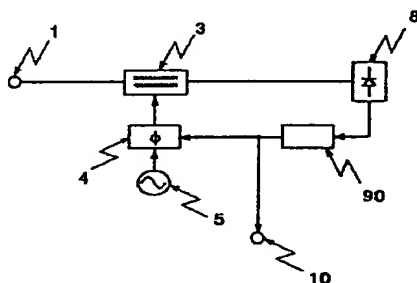
【図46】 従来例3を示すブロック図である。

【図47】 従来例3を説明する図である。

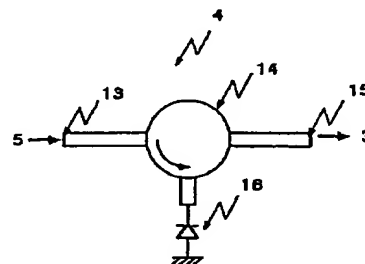
10 【符号の説明】

1 光パルス列入力端子、2 光分波器、3 光変調器、4 位相シフト、5 発振器、6a、6b 光パワーメータ、7 透過率検出部、8 光検出器、9 位相シフト制御回路、10 位相シフト量出力端子、11 ディザ信号発生回路、12 位相比較器、13 位相シフト入力端子、14 サーキュレータ、15 位相シフト出力端子、16 パラクタダイオード、17 ミキサ、18 増幅器、19 低域透過フィルタ、20 加算器、21 増幅器、22 光パルス列発生光源、23 光ファイバ、24 光遅延器、25 伝搬時間検出回路、26 光源、27 光パルス出力端子、28 RF増幅器、29 光増幅器、30 変調光出力端子、31 パルスパターンジェネレータ、32 多重化回路、33 光合波器、34 光遅延器制御回路、35 偏波合分波器、36 波長検出回路、37 基準電圧発生器、38 波長ドリフト検出回路、39 減算器、40 温度ドリフト検出回路、41 温度検出回路、42 半導体電界吸収型光変調器、43 全光学的光変調器、44 光クロックパルス発生回路、45 偏波状態変換器、90 位相制御回路、91 遅延制御回路、92 クロック再生回路、93a、93b リミッタ、94 バンドパスフィルタ、95 偏波スクランブラ、96 通倍器、97 識別器、98 データ入力端子、99 位相制御回路、100 加算器、101 遅延制御回路。

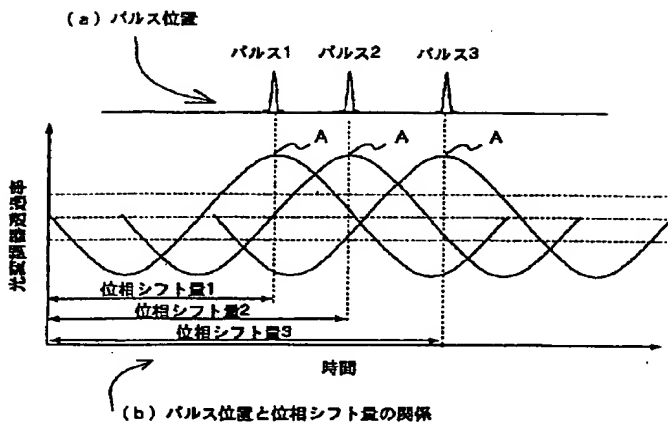
【図1】



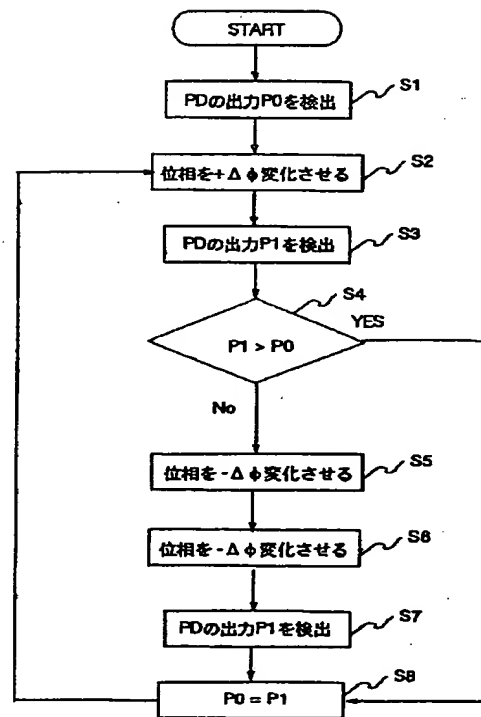
【図2】



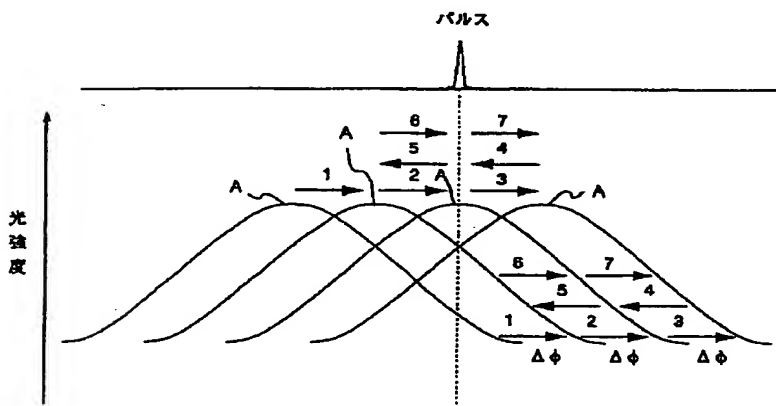
【 図3 】



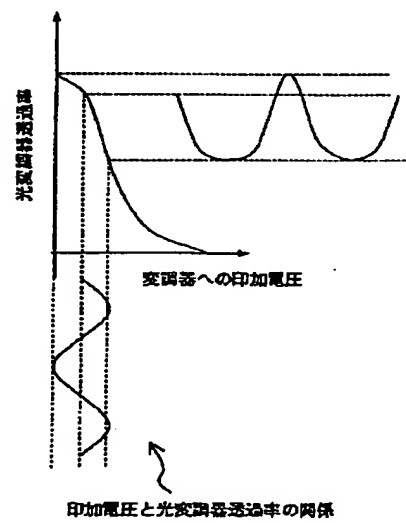
【 図4 】



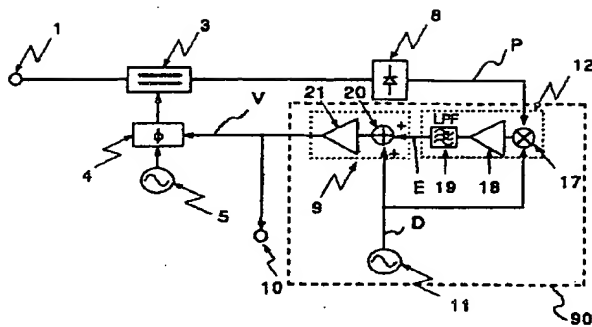
【 図5 】



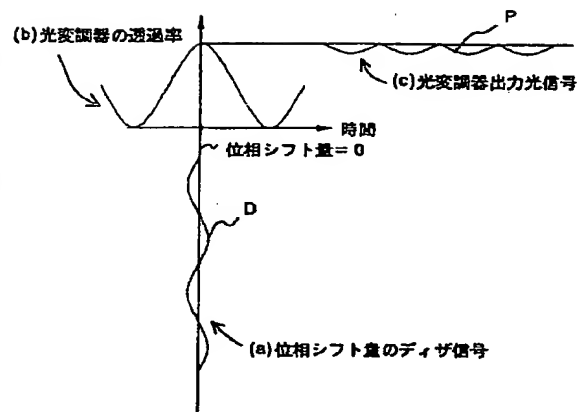
【 図15 】



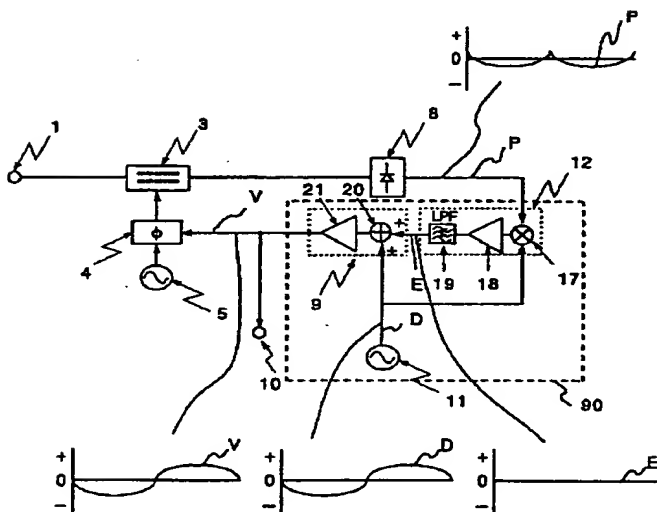
【 図6 】



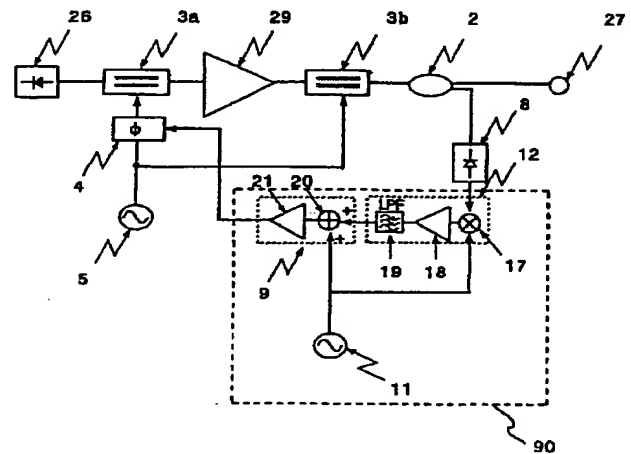
【 図7 】



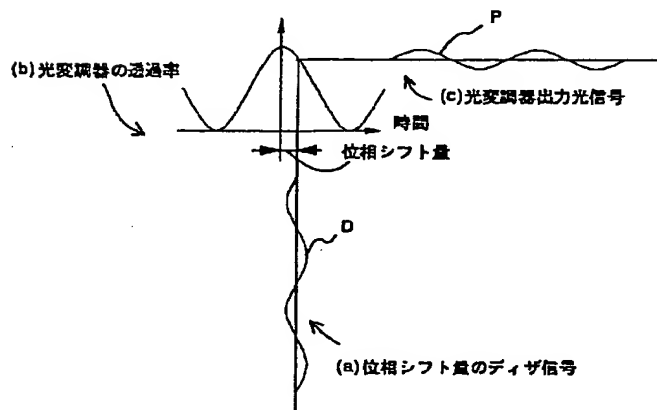
【 図8 】



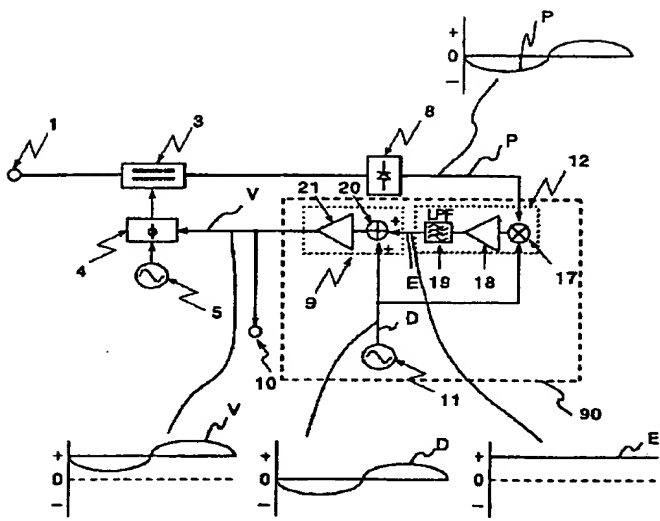
【 図 2 3 】



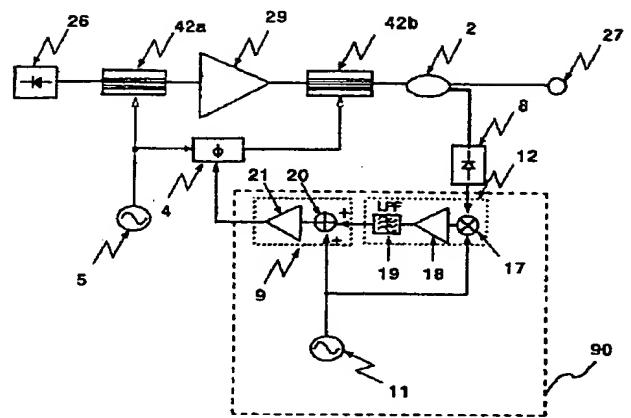
【 図9 】



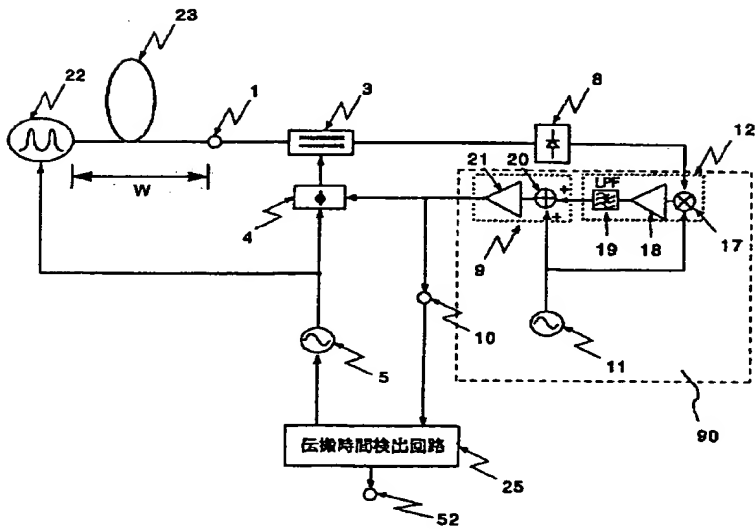
【 図12 】



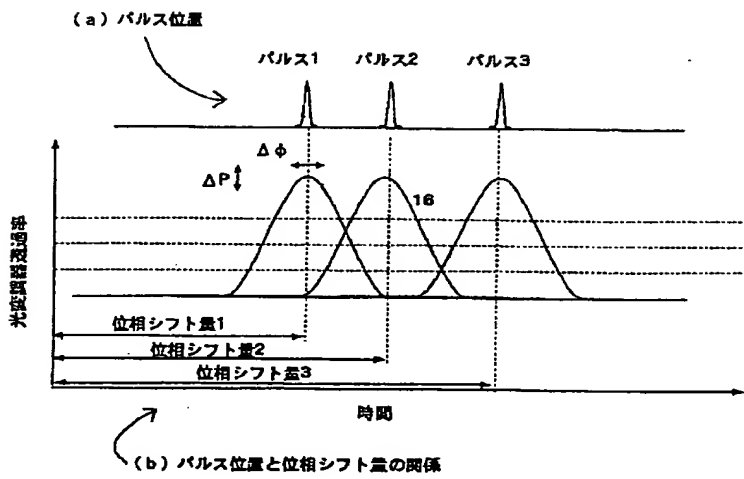
【 図30 】



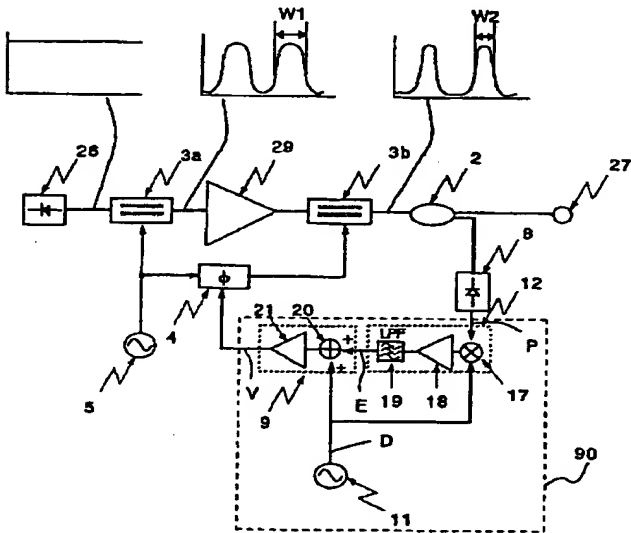
【 図13 】



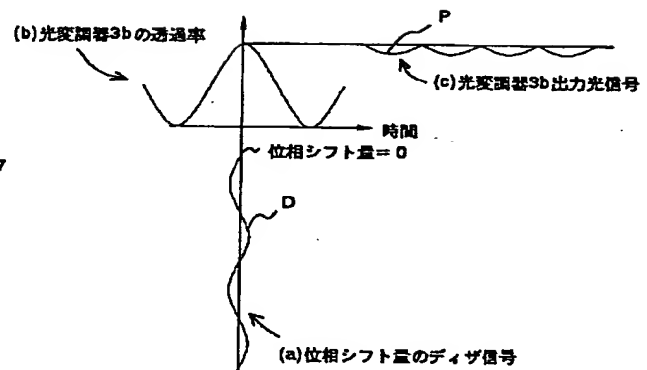
【 図16 】



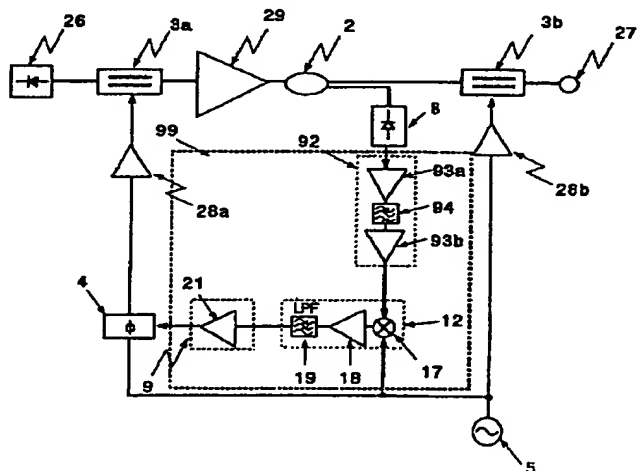
【 図17 】



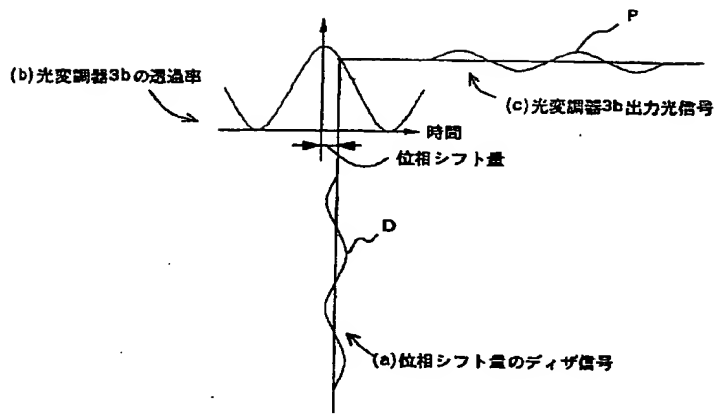
【 図18 】



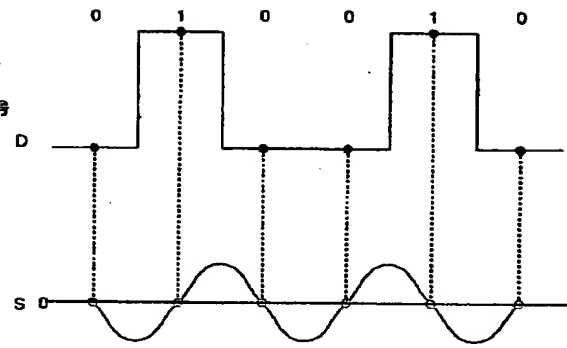
【 図31 】



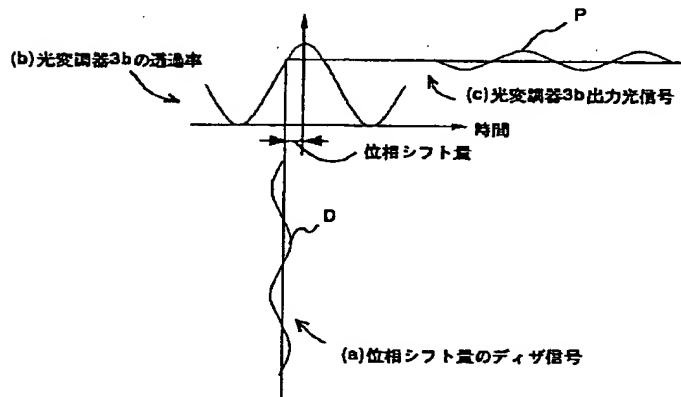
【 図19 】



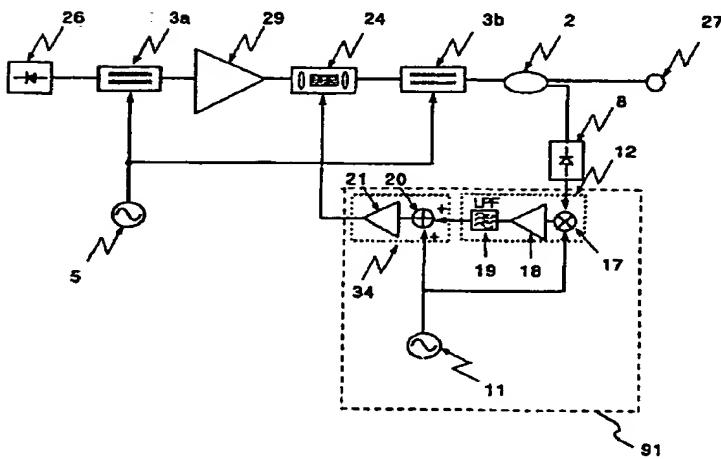
【 図42 】



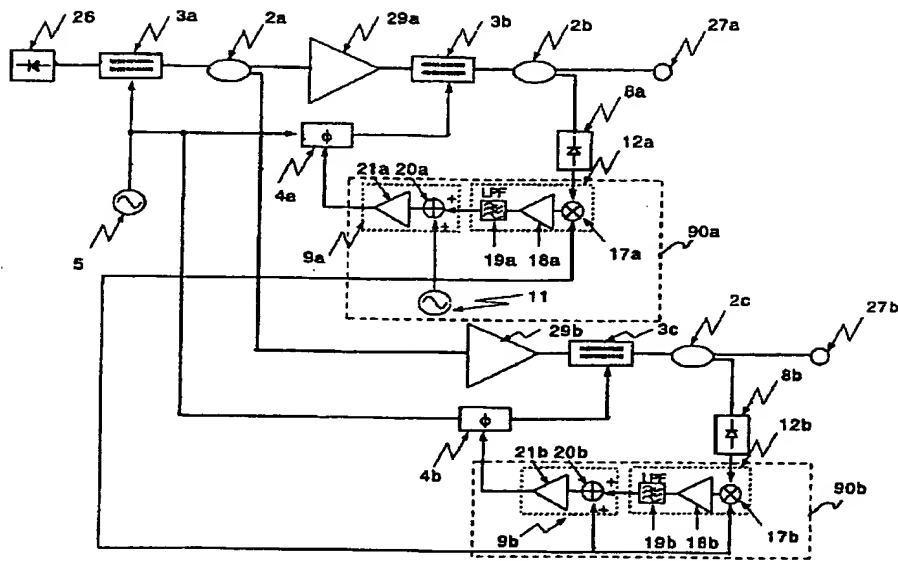
【 図20 】



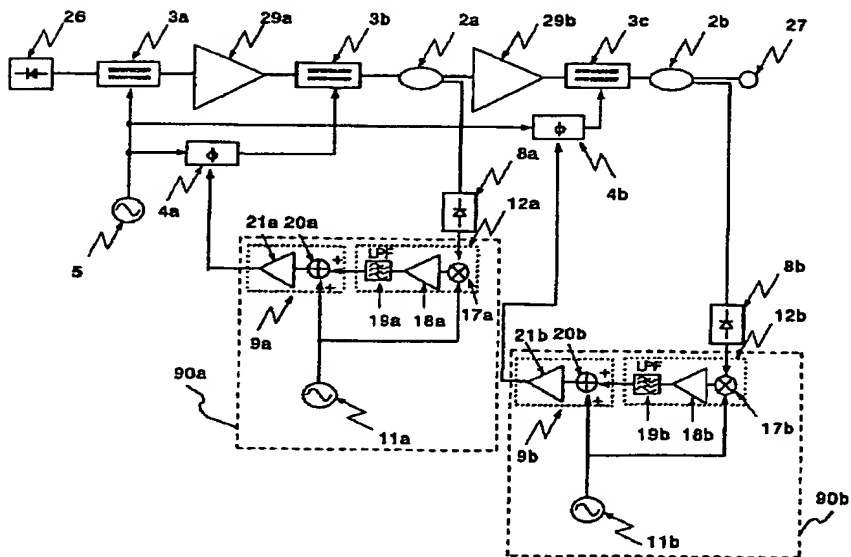
【 図24 】



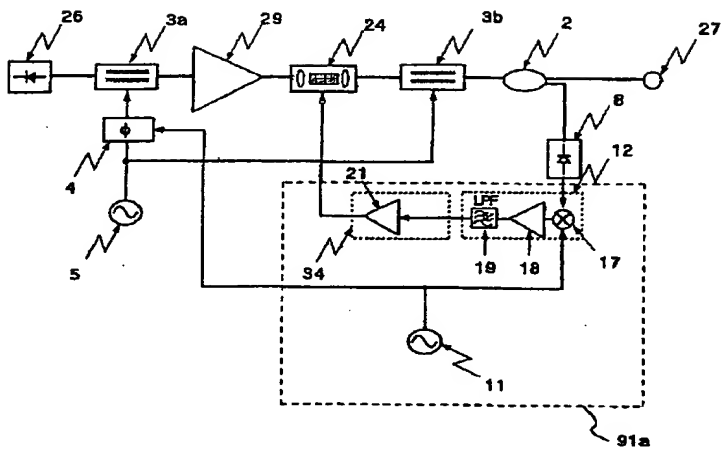
【 図21 】



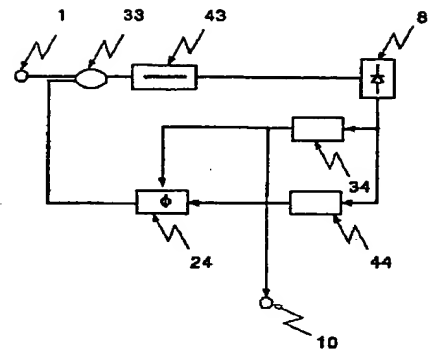
【 図22 】



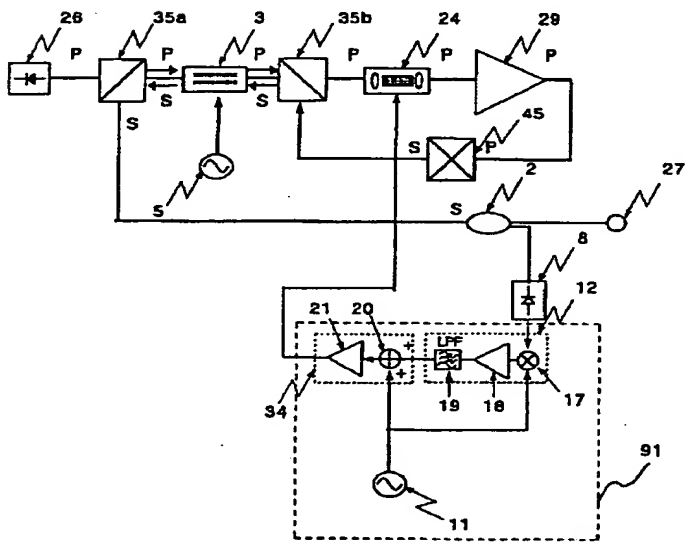
【 図25 】



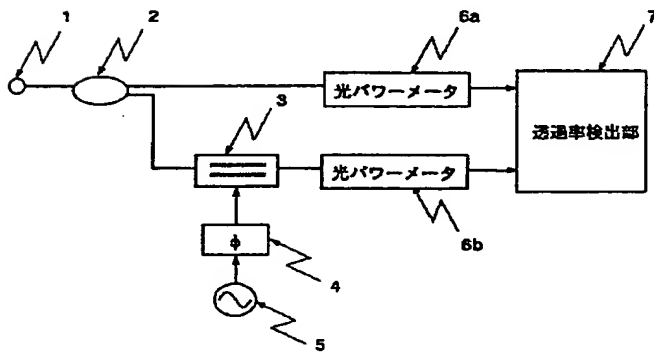
【 図45 】



【 図26 】

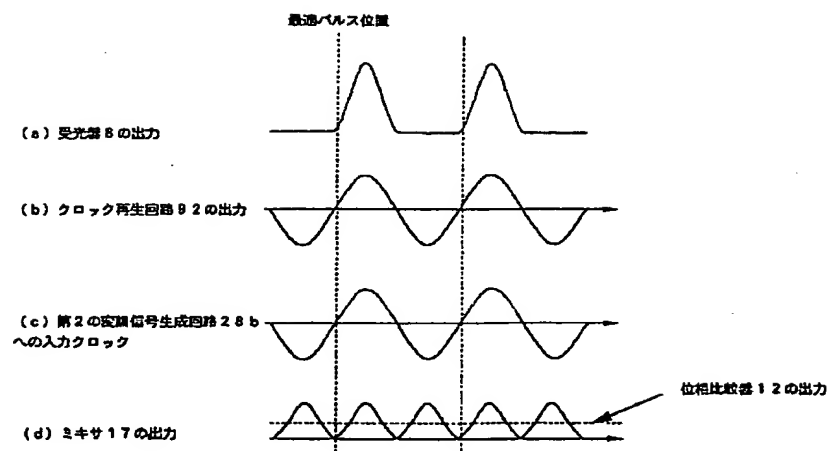


【 図43 】

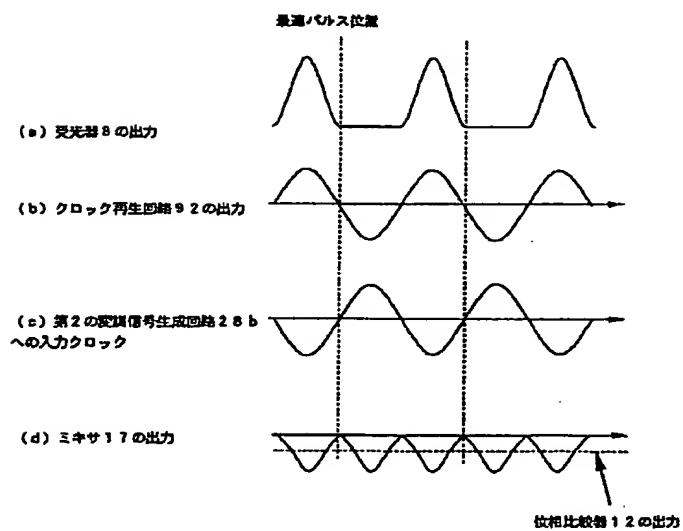


[illegible]

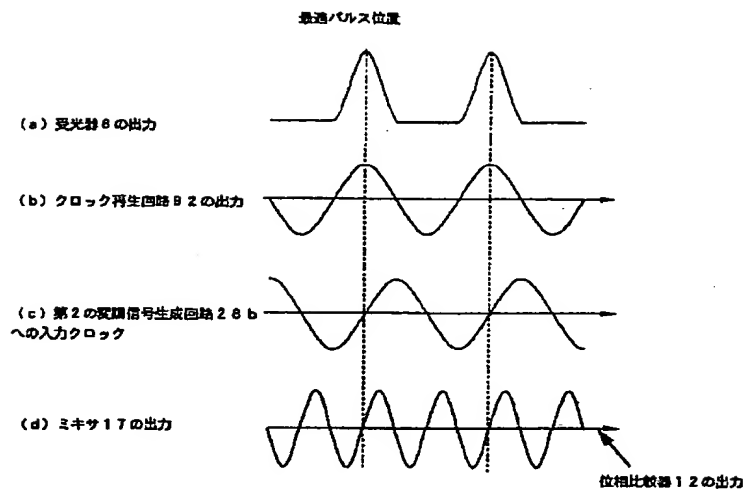
【 図32 】



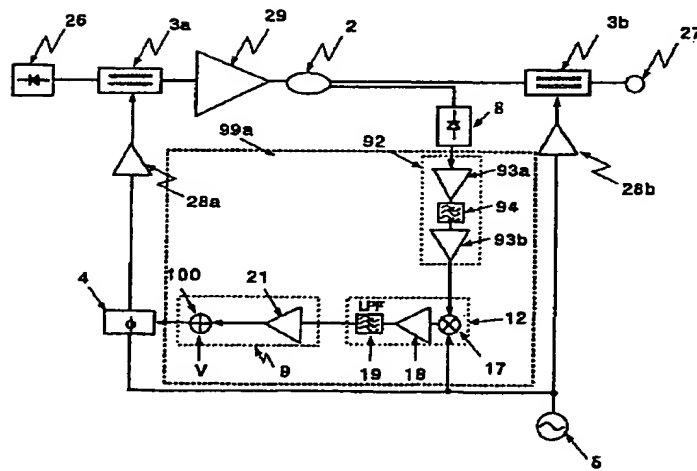
【 図33 】



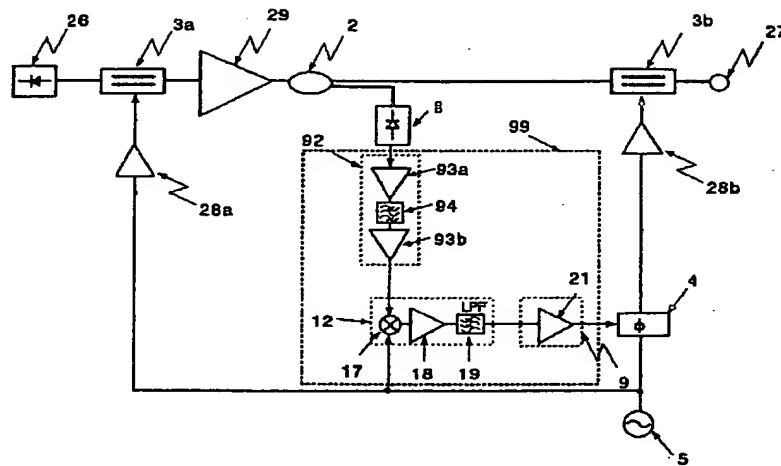
【 図3 4 】



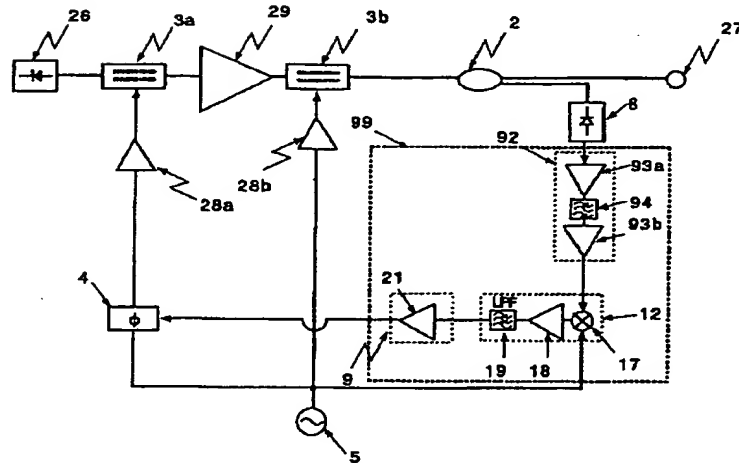
【 図3 5 】



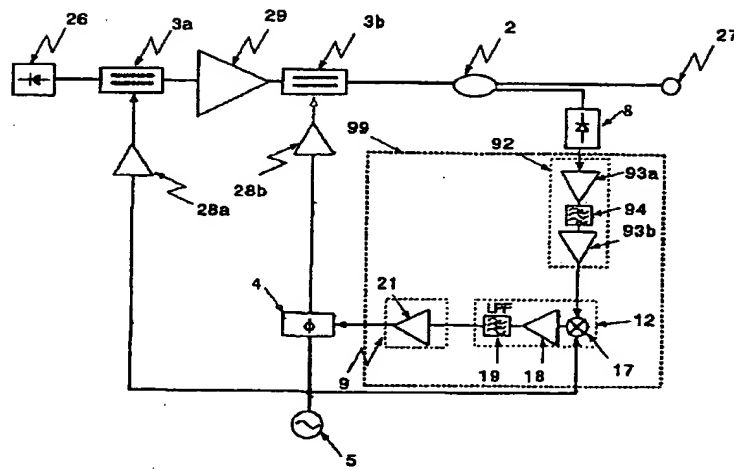
【 図36 】



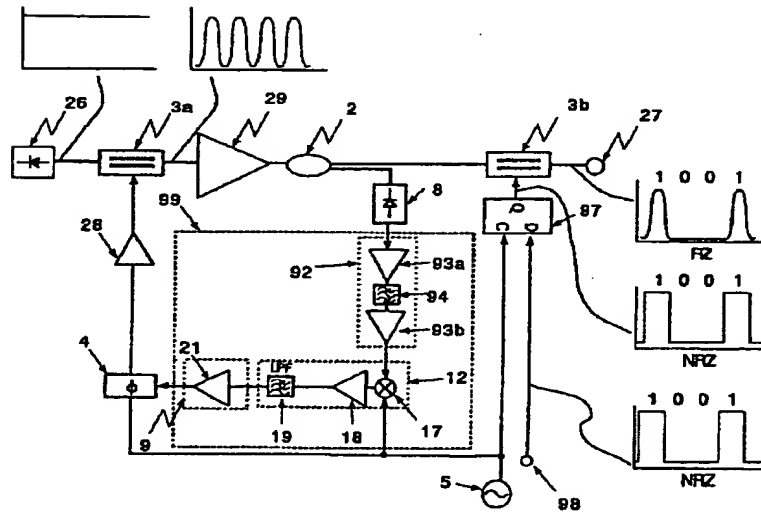
【 図37 】



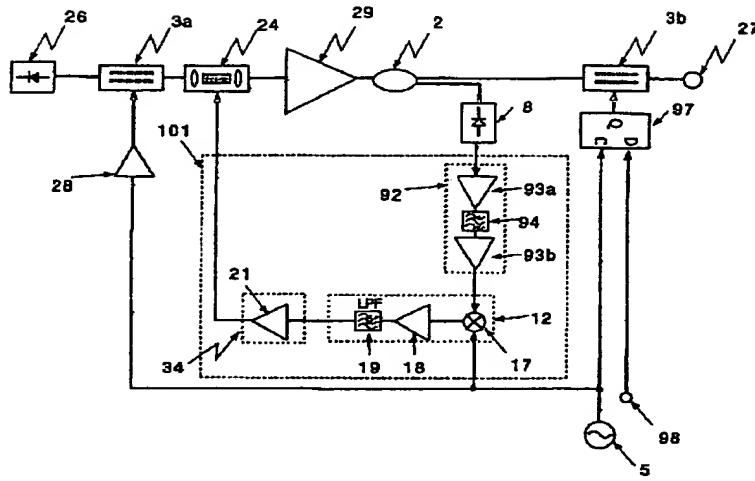
【 図38 】



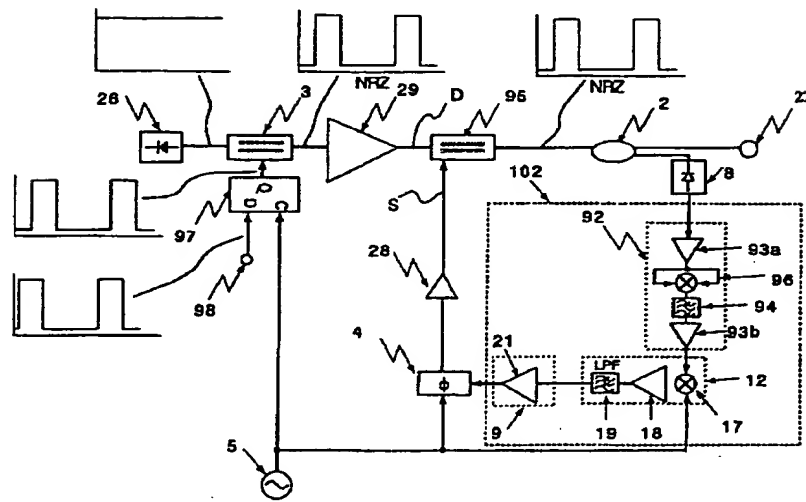
【 図39 】



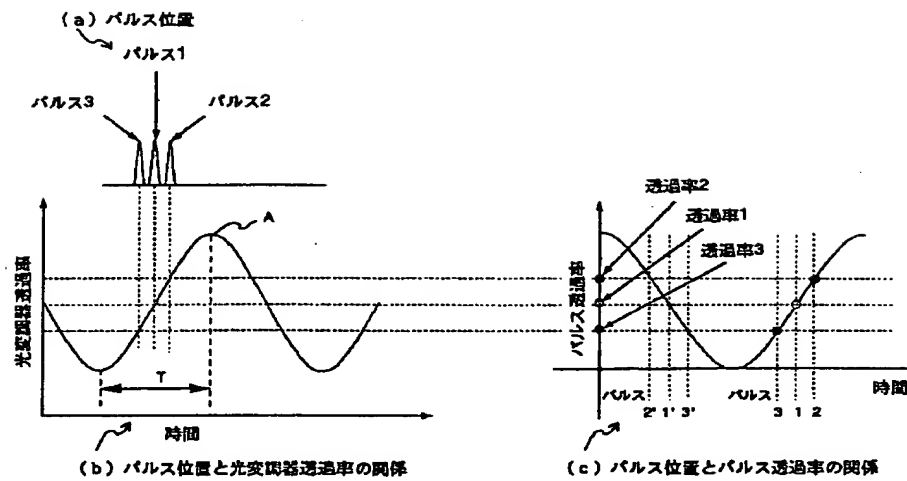
【 図40 】



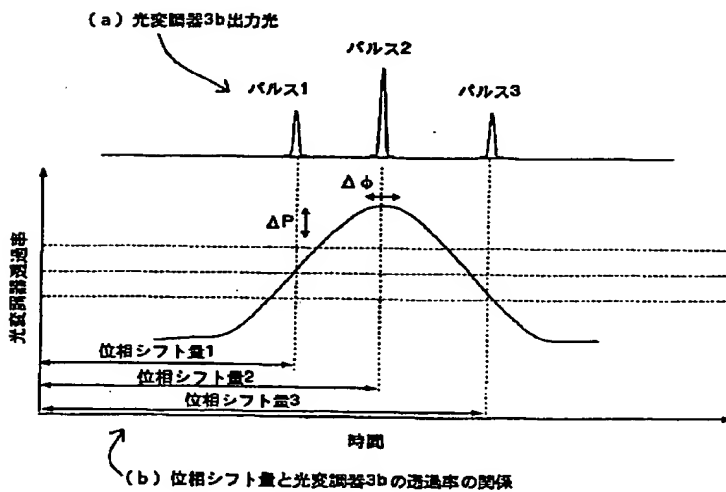
【 図41 】



【 図44 】



【 図47 】



フロントページの続き

(72)発明者 小宮 剛
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 松下 究
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 北山 忠善
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 鈴木 正敏
東京都新宿区西新宿二丁目三番二号 国際
電信電話株式会社内

(72)発明者 多賀 秀徳
東京都新宿区西新宿二丁目三番二号 国際
電信電話株式会社内

(72)発明者 山本 周
東京都新宿区西新宿二丁目三番二号 国際
電信電話株式会社内

(72)発明者 枝川 登
東京都新宿区西新宿二丁目三番二号 国際
電信電話株式会社内

(72)発明者 森田 逸郎
東京都新宿区西新宿二丁目三番二号 国際
電信電話株式会社内